

IMAGE DISPLAY DEVICE

Publication number: JP2004133138 (A)

Publication date: 2004-04-30

Inventor(s): YAMAZAKI TATSURO; ABE NAOTO;
TATSUMI EISAKU; MORI MAKIKO; ANDO
SHUKI; IKEDA TAKESHI +

Applicant(s): CANON KK +

Classification:

- international: G09G3/20; G09G3/22; G09G3/36;
G09G5/00; H04N1/04; H04N5/66;
G09G3/32; G09G3/20; G09G3/22;
G09G3/36; G09G5/00; H04N1/04;
H04N5/66; G09G3/32; (IPC1-
7): G09G3/20; G09G3/22; G09G3/36;
H04N5/66

- European: G09G3/20

Application number: JP20020296642 20021009

Priority number(s): JP20020296642 20021009

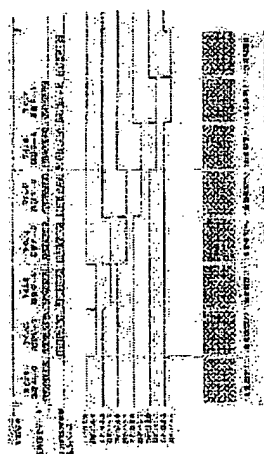
Also published as:

JP3789108 (B2)
EP1408479 (A2)
EP1408479 (A3)
US2004125046 (A1)
US7227521 (B2)

more >>

Abstract of JP 2004133138 (A)

PROBLEM TO BE SOLVED: To improve luminance of an image display device in which the display panel is composed of a plurality of matrix-wired electron emission elements, and also to attain the long life. ; SOLUTION: In one selected period, a scanning signal is applied to a plurality of scanning wiring. In the succeeding selected period, a scanning signal is applied to the plurality of scanning wiring which are shifted by one scanning wiring. A low level section is provided between the scanning signals. Also, pulse width modulation is performed. ; COPYRIGHT: (C)2004,JPO



(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-133138

(P2004-133138A)

(43) 公開日 平成16年4月30日(2004. 4. 30)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
G09G 3/20	G09G 3/20 622Q	5C006
G09G 3/22	G09G 3/20 612T	5C058
G09G 3/36	G09G 3/20 622C	5C080
H04N 5/06	G09G 3/20 622R	
	G09G 3/20 632F	

審査請求 未請求 請求項の数 12 O L (全 38 頁) 最終頁に続く

(21) 出願番号	特願2002-296642 (P2002-296642)	(71) 出願人	000001007 キヤノン株式会社
(22) 出願日	平成14年10月9日 (2002. 10. 9)		東京都大田区下丸子3丁目30番2号
		(74) 代理人	100085006 弁理士 世良 和信
		(74) 代理人	100100549 弁理士 川口 嘉之
		(74) 代理人	100106622 弁理士 和久田 純一
		(72) 発明者	山崎 達郎 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
		(72) 発明者	阿部 直人 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

最終頁に続く

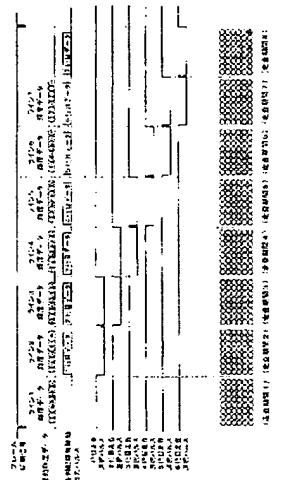
(54) 【発明の名称】 画像表示装置

(57) 【要約】

【課題】マトリクス配線された複数の電子放出素子から表示パネルを構成した画像表示装置の輝度を向上させるとともに、長寿命化を図る。

【解決手段】1つの選択期間に複数の走直配線に走直信号を印加する。続く選択期間に1走直配線分シフトした複数の走直配線に走直信号を印加する。走直信号と走直信号との間にローレベル部分を設ける。またパルス幅変調を行う。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

複数の表示素子と、
前記複数の表示素子を駆動するマトリクス配線を構成する、複数の走直配線および複数の
変調配線と、
前記走直配線に走直信号を印加する走直回路と、
前記変調配線に変調信号を印加する変調回路とを有する画像表示装置であって、
前記走直回路は、
前記複数の走直配線のうちの一部分かつ複数の走直配線に 1 つの選択期間において走直信号
を印加し、続く選択期間において、前の選択期間において走直信号を印加していた走直配
線の組から 1 走直配線分シフトさせた複数の走直配線に走直信号を印加するものであり、
かつ、
前記連続する 2 つの選択期間において、連続して前記走直信号が印加されるべき走直配線
に対して、前記変調信号に対する極性が同極性である前記走直信号を印加するものであり
、かつ、
前記連続して印加される走直信号の間に信号レベルがローレベルに制御される部分を有す
る
ことを特徴とする画像表示装置。

【請求項 2】

前記連続する選択期間において、
前の選択期間に前記走直信号を印加した複数の走直配線から 1 走直配線分シフトさせた複
数の走直配線に対して続く選択期間に走直信号を印加する第 1 の走直条件と、該第 1 の走
直条件とは、1 つの選択期間において同時に走直信号を印加する走直配線の本数、または
連続する 2 つの選択期間において連続して走直信号を印加する走直配線の本数、または 1
つの選択期間において同時に走直信号を印加する走直配線の本数と連続する 2 つの選択期
間において連続して走直信号を印加する走直配線の本数の両方が異なる第 2 の走直条件の
いずれかの走直条件で前記走直回路が走直を行うように制御する制御回路を有する
ことを特徴とする請求項 1 記載の画像表示装置。

【請求項 3】

前記制御回路は、
前記第 1 の走直条件で前記走直回路が走直している状態から、前記第 2 の走直条件で前記
走直回路が走直している状態への変更、または前記第 2 の走直条件で前記走直回路が走直
している状態から、前記第 1 の走直条件で前記走直回路が走直している状態への変更を、
1 つの実質的な画面を表示した後、次の実質的な画面を表示するまでの間に行う
ことを特徴とする請求項 2 記載の画像表示装置。

【請求項 4】

複数の信号入力端子を有し、
前記制御回路は、
前記複数の信号入力端子のうちのどの信号入力端子からの信号に基づく表示を行うかを選
択し、かつ、前記第 1 の走直条件と前記第 2 の走直条件を少なくとも含む複数の走直条件
の内の選択された信号入力端子に応じた走直条件で前記走直回路を制御する
ことを特徴とする請求項 2 または 3 記載の画像表示装置。

【請求項 5】

前記走直回路が、
1 つの選択期間で選択される複数の行配線に異なる電位の走直信号を印加するように構成
されている
ことを特徴とする請求項 1 から 4 のいずれか 1 項記載の画像表示装置。

【請求項 6】

前記走直回路が、
連続する各選択期間のそれぞれにおいてもっとも高いレベルの走直信号が与えられる走直

配線が異なるように構成されている
ことを特徴とする請求項5記載の画像表示装置。

【請求項7】

入力される信号に、表示される画像のエッジを強調する補正を施す補正回路を有する
ことを特徴とする請求項1から6のいずれか1項記載の画像表示装置。

【請求項8】

前記補正回路は、該補正の適用、不適用の選択および／または適用する場合の補正の程度
の選択を実行可能に構成されている
ことを特徴とする請求項7記載の画像表示装置。

【請求項9】

複数の表示素子と、
前記複数の表示素子を駆動するマトリクス配線を構成する、複数の走査配線および複数の
変調配線と、
前記複数の走査配線を走査しながら選択期間ごとに順次走査信号を印加する走査回路と、
各選択期間において同時に選択する走査配線の数、連続する2つの選択期間において連続
して走査信号を印加する走査配線の数、または、各選択期間において同時に選択する走査
配線の数と連続する2つの選択期間において連続して走査信号を印加する走査配線の数の
両方、が互いに異なる複数の走査条件のうちの1つの走査条件に従って前記走査回路を制
御する制御回路と、
前記変調配線に変調信号を印加する変調回路とを有し、
前記制御回路は、前記走査条件の変更を、1つの実質的な画面を表示した後、次の実質的
な画面を表示するまでの間に行う
ことを特徴とする画像表示装置。

【請求項10】

複数の表示素子と、
前記複数の表示素子を駆動するマトリクス配線を構成する、複数の走査配線および複数の
変調配線と、
前記複数の走査配線を走査しながら選択期間ごとに順次走査信号を印加する走査回路と、
各選択期間において同時に選択する走査配線の数、または連続する2つの選択期間におい
て連続して走査信号を印加する走査配線の数、または各選択期間において同時に選択する
走査配線の数と連続する2つの選択期間において連続して走査信号を印加する走査配線の
数の両方、が互いに異なる複数の走査条件のうちの1つの走査条件に従って前記走査回路
を制御する制御回路と、
前記変調配線に変調信号を印加する変調回路と、
それぞれ信号が入力される複数の信号入力端子とを有し、
前記制御回路が、前記複数の信号入力端子のうちのどの信号入力端子からの信号に基づく
表示を行うかを選択し、かつ、前記複数の走査条件のうちの選択された信号入力端子に
応じた走査条件で前記走査回路を制御する
ことを特徴とする画像表示装置。

【請求項11】

複数の表示素子と、
前記複数の表示素子を駆動するマトリクス配線を構成する、複数の走査配線および複数の
変調配線と、
前記複数の走査配線を走査しながら選択期間ごとに順次走査信号を印加する走査回路と、
前記変調配線に変調信号を印加する変調回路とを有し、
前記走査回路が、1つの選択期間において隣接する複数の走査配線に走査信号を印加し、
続く選択期間において前の選択期間において前記走査信号を印加した該複数の走査配線か
ら1走査配線分シフトした複数の走査配線に走査信号を印加するものであり、
前記変調回路が、パルス幅変調信号を前記変調配線に印加するものであり、1つのパルス
幅変調信号を1つの前記選択期間内に印加するものである

ことを特徴とする画像表示装置。

【請求項12】

前記表示素子が、前記走直配線によって印加される走直信号の電位と変調配線によって印加される変調信号の電位との電位差によって駆動される素子からなる

ことを特徴とする請求項1から11のいずれか1項記載の画像表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、画像表示装置に関する。

【0002】

【従来の技術】

従来、ディスプレイ装置の例としては、特許文献1に記載された構成や、特許文献2に記載された構成が知られている。これらの文献における画像表示装置は、複数の表面伝導型電子放出素子を複数の走直配線と複数の変調配線によってマトリクス状に結線して構成されている。

【0003】

そして、これらの画像表示装置においては、所定の走直配線に対して選択電位を与えるとともに、複数の変調配線のそれぞれに駆動電位が与えられる。そして、選択電位と駆動電位との電位差（以下、駆動電圧）によって、電子放出素子を駆動する。

【0004】

これにより、画像表示装置における1ライン分の表示が行われる。その後、さらに、選択する走直配線を所定の走直周波数で順次切り替えて垂直方向の走直を行うことにより、1フレームの画像表示を実現する。

【0005】

上述した特許文献2に記載された構成においては、マトリクス配線された複数の電子放出素子からなる表示パネルを上下に2分割し、列配線変調手段・行配線選択手段を、それぞれ上半分のエリア用と下半分のエリア用とに独立して備える。

【0006】

これにより、行走直周波数を1/2に低速化して、行選択時間を2倍に伸ばす。そして、このような行走直周波数の低速化と、行選択時間の伸長化とにより、輝度マージンを駆動電流減少に振り分けて、行配線を流れる駆動電流によって発生する電圧降下に起因する輝度低下を軽減する。

【0007】

また、特許文献3には、平面型表示装置が開示されている。すなわち、まず、隣接する2つの行に同時に走直信号を印加して駆動させた後、それらの2つの行に隣接する2つの行に対して、同時に走直信号を印加し駆動させることを繰り返す構成と、隣接する3つの行に同時に走直信号を印加して駆動した後、これらの3つの行のうちの3番目の行と、その3番目の行に隣接しつつこれらの3つの行に含まれない他の行と、このほかの行と前記3番目の行と反対側で隣接する行とからなる3つの行に、同時に、走直信号を印加して駆動させることを繰り返す構成とが開示されている。

【0008】

また、特許文献4には、画像表示装置が開示されている。すなわち、2つの行配線に同時に走直信号を印加した後、それらの行配線のうちの1つの行配線と、この行配線に隣接し、これらの2つの行配線に含まれないもう1つの行配線に同時に走直信号を印加することを繰り返す構成が開示されている。この特許文献4においては、走直信号の変調信号に対する極性が順次反転される構成が開示されている。

【0009】

また、特許文献5には、プラズマディスプレイパネルの駆動方法が開示されている。すなわち、連続した2行の走直電極を1走直単位として順次駆動する構成が開示されている。この構成においては、奇数フィールドおよび偶数フィールドにおいて、同時に駆動する1

10

20

30

40

50

走査単位 of 2 行の走査電極を、1 走査電極のみずらすようにした構成である。

【0010】

また、特許文献 6 には、マトリクス型表示装置において、相関検出を行い、相関があると検出されたときに複数の行を合わせて駆動する構成が開示されている。

【0011】

また、特許文献 7 には、複数の行導体と複数の列導体からなるマトリクスディスプレイスクリーン of 制御方法が開示されている。すなわち、複数の行導体に順次印加するアドレス信号が部分的に重複する構成が開示されている。

【0012】

液晶ディスプレイにおいて複数ラインを同時駆動する例として、特許文献 8 に記載された液晶駆動法が開示されている。 10

【0013】

また、上述した特許文献 6 には、マトリクス型表示装置 of 駆動回路が開示されている。すなわち、この特許文献 6 には、相関がある複数の行に対してのみ、同時駆動を行う構成が開示されている。

【0014】

また、特許文献 3 には、平面型表示装置が開示され、この特許文献 3 に開示された表示装置においては、インタレース駆動時に 2 ラインずつ駆動し、エッジ強調を行うものが開示されている。

【0015】

20

【特許文献 1】

特開平 6-342636 号公報

【特許文献 2】

特開平 8-212944 号公報

【特許文献 3】

特開平 8-50462 号公報

【特許文献 4】

特開平 8-331490 号公報

【特許文献 5】

特開平 5-216433 号公報

30

【特許文献 6】

特開 2000-267624 号公報

【特許文献 7】

特開平 2-5088 号公報

【特許文献 8】

特許第 3262175 号公報

【0016】

【発明が解決しようとする課題】

この発明 of 目的は、好適な明るい画像表示または明るさ of ちらの少ない画像表示を行うことができ、かつ長寿命 of 画像表示装置を提供することである。 40

【0017】

また、この発明 of 他の目的は、画像表示 of 際の走査条件を変更することができ、かつ走査条件 of 変更を好適に行うことができる画像表示装置を提供することにある。

【0018】

さらに、この発明 of 他の目的は、明るくまたは明るさ of ちらが少なく、かつ正確な階調 of 表示を実現可能な画像表示装置を提供することにある。

【0019】

【課題を解決するための手段】

上記目的を達成するために、この発明 of 第 1 の発明は、複数の表示素子と、

50

複数の表示素子を駆動するマトリクス配線を構成する、複数の走査配線および複数の変調配線と、

走査配線に走査信号を印加する走査回路と、

変調配線に変調信号を印加する変調回路とを有する画像表示装置であって、

走査回路は、

複数の走査配線のうちの一部かつ複数の走査配線に1つの選択期間において走査信号を印加し、続く選択期間において、前の選択期間において走査信号を印加していた走査配線の組から1走査配線分シフトさせた複数の走査配線に走査信号を印加するものであり、かつ、連続する2つの選択期間において、連続して走査信号が印加されるべき走査配線に対して、変調信号に対する極性が同極性である走査信号を印加するものであり、かつ、連続して印加される走査信号の間に信号レベルがローレベルに制御される部分を有すること

10

を特徴とするものである。

【0020】

この第1の発明において、変調信号に対する極性が同極性である2つの走査信号は、以下の条件を満たす。

【0021】

すなわち、ある選択期間における走査信号の電位が変調信号の電位よりも高い場合には、該走査信号と変調信号に対する極性が同極性である別の選択期間における走査信号とは、この別の選択期間において印加される変調信号よりも電位の高い走査信号である。

20

【0022】

また、ある選択期間における走査信号の電位が変調信号の電位よりも低い場合には、この走査信号と変調信号に対する極性が同極性である別の選択期間における走査信号とは、この別の選択期間において印加される変調信号よりも電位の低い走査信号である。

【0023】

また、ある走査配線に連続して印加される走査信号の間にローレベルに制御される部分を有することにより、このローレベルになっている期間に生じる隣接または近接する走査配線への走査信号の印加の開始、または印加の終了の影響によって生じる、当該走査配線の信号レベルの変動による不要な過電圧の大きさ、または、その印加される回数を抑制することができる。

【0024】

すなわち、ローレベルに制御されている部分を間に設けずに連続する走査信号を印加すると、その間に隣接または近接する走査配線への走査信号の印加の開始または終了が生じて、その電位変動によるクロストークの影響を受けてしまう。

30

【0025】

また、この第1の発明によれば、ローレベルに制御する部分を配するので、隣接または近接の走査配線への走査信号の開始または終了による、この隣接または近接の走査配線での電位変動の期間の少なくとも一部、好ましくは、実質的に全部がこのローレベルの期間に重複すれば、その電位変動によるクロストークの影響を抑制することができる。

【0026】

すなわち、この発明におけるローレベルとは、走査信号として走査回路から走査配線の走査信号入力端に印加しようとする電位の最大値よりも、走査信号が印加されておらず近接した走査配線における走査信号の印加の影響も受けていない信号レベル（基準電位）に近いレベルであれば良い。

40

【0027】

また、好ましくは、最大値と基準電位との電位差の半値以上最大値よりも基準電位側による値であれば良い。特にローレベルとして基準電位を採用すると好適である。なお、ここでローレベルというのは、相対的なものであり、走査信号の電位よりも低い状態のみを言うのではない。

【0028】

すなわち、走査信号を印加しているときの走査配線の電位が走査信号を印加していないと

50

きの走直配線の電位よりも高い場合、ローレベルとは、走直信号の電位よりも低い電位のことである。他方、走直信号を印加しているときの走直配線の電位が走直信号を印加していないときの走直配線の電位よりも低い場合、ローレベルとは、走直信号の電位よりも高い電位のことである。

【0029】

また、この発明において、好適には、連続する選択期間において、前の選択期間に走直信号を印加した複数の走直配線から1走直配線分シフトさせた複数の走直配線に対して続く選択期間に走直信号を印加する第1の走直条件と、この第1の走直条件とは、1つの選択期間において同時に走直信号を印加する走直配線の本数、または連続する2つの選択期間において連続して走直信号を印加する走直配線の本数、または1つの選択期間において同時に走直信号を印加する走直配線の本数と連続する2つの選択期間において連続して走直信号を印加する走直配線の本数の両方が異なる、第2の走直条件とのいずれかの走直条件で走直回路が走直を行うように制御する制御回路を有する構成を採用することが可能である。

10

【0030】

ここで、第1の走直条件による表示と第2の走直条件による表示とは、1つの画面を表示している途中に変更することも可能であるが、該変更は実質的な画面表示と、その次の実質的な画面表示の間に行うのが望ましい。ここで、実質的な画面表示とその次の実質的な画面表示の間に走直条件の変更を行う構成としては、マトリクス配線を構成する全走直配線のうちの一端（第1端）側から（該一端の最端の走直配線からではなくても良い）その反対端（該反対端の最端の走直配線までではなくても良い）までの走直を行って所望の画面を表示した後、次の所望の画面表示のために再び第1端側からの走直を開始するまでの間に該変更を行う構成を好適に採用できる。なお、第2の走直条件としては走直配線を飛び越し走直する走直条件も取り得るものであり、その場合、その走直条件で1画面を表示する場合は全ての走直配線を走直しない。すなわち、1つの画面の表示とは全ての走直配線を走直して表示を行うことに限るものではない。

20

【0031】

また、1つの実質的な画面を表示した後、次の実質的な画面を表示するまでの間に走直条件の変更を行う構成としては、一連の画面を所定の面周波数（例えば1秒間に60枚の画面を表示しているときには面周波数は60Hzとなる）で表示しているときに、走直条件の変更を、走直条件変更前の面周波数が変更されなかった場合に次の画面を表示するための走直が始まるべき時間までに終了させ、走直条件変更後の画面表示のための走直の開始を遅延させることなく行うのが好ましいが、次の画面の表示のための走直の開始を遅らせて、その間に走直条件の変更を行う構成も採用できる。次の画面の表示のための走直の開始を遅らせている間は、変調信号も印加しないようにすると良い。

30

【0032】

また、走直条件を変更するときに、画像表示装置の外部から入力される信号による画面表示である実質的な画面表示を行わないようにしてもよい。すなわち、1つの実質的な画面を表示した後、走直条件を変更して次の実質的な画面を表示するまでの間に、黒表示（変調信号を入力せずに行う表示動作）やグレー表示などの一様な表示や、画像表示装置が持つROMなどの信号源からの信号により画面の一部のみに情報を表示し他の部分はグレーなどの一様な表示にするなど（これらを非実質的な表示という）を行うようにしてもよい。これら非実質的な表示による一様な表示の部分で走直条件の切換えが生じるようにすれば走直条件の変更に伴う違和感が抑制される。

40

【0033】

また、以上の発明に係る画像表示装置において、好適には、複数の信号入力端子を有しており、制御回路は、複数の信号入力端子のうちのどの信号入力端子からの信号に基づく表示を行うかを選択し、かつ、第1の走直条件と第2の走直条件を少なくとも含む複数の走直条件の内の選択された信号入力端子に応じた走直条件で走直回路を制御するものである構成を採用することが可能である。

50

【0034】

また、以上のそれぞれの発明において、走直回路は、好適には、1つの選択期間で選択される複数の行配線に異なる電位の走直信号を印加するようにした構成を採用することができ、ここで、走直回路が、連続する各選択期間のそれぞれにおいてもっとも高いレベルの走直信号が与えられる走直配線が異なるように構成されていることがより好適である。なお、最も高いレベルとは、変調信号の電位との電位差がもっとも大きい電位であることをいう。

【0035】

なお、1つの選択期間に複数の走直配線を、走直信号を印加して表示を行うことにより、表示される画像のエッジの明瞭さが損なわれる場合がある。そこでエッジ強調を行うことにより該エッジの明瞭さの減少を補償することができる。なお、この発明によれば、1つの選択期間に複数の走直配線に走直信号を印加する構成を採用しているものの、連続する選択期間で走直配線のシフト量を1走直配線分にしていることもあり、表示する画像によってはエッジを強調しなくても良いか、またはその強調のための補正の程度を低くしてもよい場合もある。そこでエッジ強調の補正の適用、不適用の選択が可能であり、及び／または、適用するエッジ強調の補正の程度を選択できるようにしておくのが好ましい。

【0036】

この発明の第2の発明は、

複数の表示素子と、

複数の表示素子を駆動するマトリクス配線を構成する、複数の走直配線および複数の変調配線と、

複数の走直配線を走直しながら選択期間ごとに順次走直信号を印加する走直回路と、

各選択期間において同時に選択する走直配線の数、または、連続する2つの選択期間において連続して走直信号を印加する走直配線の数、または、各選択期間において同時に選択する走直配線の数と連続する2つの選択期間において連続して走直信号を印加する走直配線の数、が互いに異なる複数の走直条件のうちの1つの走直条件に従って走直回路を制御する制御回路と、

変調配線に変調信号を印加する変調回路とを有し、

制御回路は、走直条件の変更を、1つの実質的な画面を表示した後、次の実質的な画面を表示するまでの間に行うものである

ことを特徴とする画像表示装置である。

【0037】

この発明の第3の発明は、

複数の表示素子と、

複数の表示素子を駆動するマトリクス配線を構成する、複数の走直配線および複数の変調配線と、

複数の走直配線を走直しながら選択期間ごとに順次走直信号を印加する走直回路と、

各選択期間において同時に選択する走直配線の数、または、連続する2つの選択期間において連続して走直信号を印加する走直配線の数、または、各選択期間において同時に選択する走直配線の数と連続する2つの選択期間において連続して走直信号を印加する走直配線の数、が互いに異なる複数の走直条件のうちの1つの走直条件に従って走直回路を制御する制御回路と、

変調配線に変調信号を印加する変調回路と、

それぞれ信号が入力される複数の信号入力端子とを有し、

制御回路は、複数の信号入力端子のうちのどの信号入力端子からの信号に基づく表示を行うかを選択し、かつ、複数の走直条件の内の選択された信号入力端子に応じた走直条件で走直回路を制御するものである

ことを特徴とする画像表示装置である。

【0038】

この発明の第4の発明は、

複数の表示素子と、
複数の表示素子を駆動するマトリクス配線を構成する、複数の走直配線および複数の変調配線と、
複数の走直配線を走直しながら選択期間ごとに順次走直信号を印加する走直回路と、
変調配線に変調信号を印加する変調回路とを有し、
走直回路は、1つの選択期間において隣接する複数の走直配線に走直信号を印加し、続く選択期間において前の選択期間において走直信号を印加した該複数の走直配線から1走直配線分シフトした複数の走直配線に走直信号を印加するものであり、
変調回路は、パルス幅変調信号を変調配線に印加するものであり、1つのパルス幅変調信号を1つの選択期間内に印加するものである
ことを特徴とする画像表示装置である。

10

【0039】

この発明によれば、1つの階調データから発生される1つのパルス幅信号が、複数の選択期間にまたがらないことにより好適な表示を実現することができ。

【0040】

なお、上述した第1の発明から第4の発明においては、表示素子として、種々の構成を採用することができ、具体的には、走直信号の電位と変調信号の電位との電位差によって駆動される素子を用いることが可能である。そして、このような素子としては、具体的には、電子放出素子を挙げることができる。電子放出素子から放出された電子が照射されることによって発光する発光体を電子放出素子とともに用いることにより画像を表示することができ。

20

【0041】

また、この発明において、表示素子としては、エレクトロルミネセンス素子を用いることも可能である。また、液晶とこの液晶に電圧を印加する電極対とを表示素子として用いることも可能である。また、フラズマディスプレイにおける画素を構成する電極対もこの表示素子を構成するものに相当する。なお、スイッチング素子を表示に用いる構成においては、該スイッチング素子を、この表示素子を構成するものとして本願発明を実施することが可能である。このスイッチング素子としては、好適には、走直信号によってオン／オフが制御されるトランジスタを採用することができる。

【0042】

30

【発明の実施の形態】

以上の複数の発明について、以下にその具体的な実施形態を説明するが、それぞれの発明およびその実施形態の要件は、それぞれ組み合わせて用いることができるものである。

【0043】

以下、この発明の実施形態について図面を参照しながら説明する。なお、以下の実施形態の全図においては、同一または対応する部分には同一の符号を付す。

【0044】

まず、本発明者による、この発明を案出するに至った鋭意検討について説明する。すなわち、本発明者は、上述した種々の問題を解決するために鋭意検討を行った。以下に、その概要を説明する。

40

【0045】

すなわち、本発明者は、選択期間ごとに互いに隣接する複数の走直配線に走直信号を印加する構成とし、さらに、選択期間が変更されるごとに走直信号が印加される走直配線の組を1走直配線分シフトさせる構成を採用すると、特に好適な表示が可能であることを見出した。

【0046】

以下に、本願に係る各発明に関する構成として、該走直を行う構成を例示する。具体的には、例えば、第1、第2の2つの走直配線にある選択期間において走直信号を印加し、続く選択期間において、第2の走直配線と、該第2の走直配線に対して第1の走直配線と反対側に隣接する第3の走直配線とに走直信号を印加する構成である。この構成の一例を図

50

17に示す。

【0047】

例えば、選択期間S3において、X2、X3の2つの走直配線に走直信号を印加し、続く選択期間S4において、X2とX3の走直配線の組から1走直配線分シフトしたX3とX4の2つの走直配線に走直信号を印加する。

【0048】

さらに、本発明者は、鋭意検討の結果、このような選択期間ごとに複数の走直配線に走直信号を印加する構成とし、さらに、選択期間が変更されるごとに走直信号を印加する走直配線の組を1走直配線分シフトさせる構成においては、特有の課題が生じることを見出した。この特有の課題の具体的な一例について、図17を参照しつつ説明する。

10

【0049】

それぞれの走直配線には、複数の選択期間にわたって走直信号が印加されることになる。X3に着目すると、X3の信号レベルは、選択期間S3からS4への遷移時にX4の信号レベルの立ち上げ、すなわちX4に走直信号が印加されていない状態から走直信号が印加されている状態への変更により影響を受ける。

【0050】

また、選択期間S3からS4への遷移時にX2の信号レベルの立ち下げ、すなわちX2に走直信号が印加されている状態から走直信号が印加されていない状態への変更により影響を受ける。

【0051】

換言すると、ある走直配線に印加される信号のレベルが、近接の走直配線における信号の立ち上がり及び立ち下りによって変動する。走直信号が印加されているときにこの変動が生じると、走直信号の信号レベルに該変動が加わって不要な電圧が印加されてしまう。

20

【0052】

本発明者は、この現象による影響は、2つの走直配線に同時に走直信号を印加する構成とし、続く選択期間に2走直配線分以上シフトさせて次の走直配線の組を選択する構成における該現象による影響に比べてきわめて顕著に生じることを知見するに至った。

【0053】

また、この現象は、2つの走直配線に走直信号を同時に印加する構成に限って生じるものではなく、3つ以上の走直配線に1つの選択期間に走直信号を印加する構成においても生じるものである。

30

【0054】

具体的に、例えば、第1、第2および第3の3つの走直配線にある選択期間において走直信号を印加し、続く選択期間において、第2、第3の走直配線と、第3の走直配線の第2の走直配線と反対側に隣接する第4の走直配線に走直信号を印加する構成を考える。この構成の一例を図18に示す。

【0055】

すなわち、図18に示すように、選択期間S3において、X1、X2、X3の3つの走直配線に走直信号を印加し、続く選択期間S4において、X1、X2、X3の組から1走直配線分シフトさせたX2、X3、X4の走直配線に走直信号を印加する。

40

【0056】

X3に着目すると、X3の信号レベルは、選択期間S3からS4への遷移時に、X4の信号レベルの立ち上げ、すなわちX4に走直信号が印加されていない状態から走直信号が印加されている状態への変更により影響を受ける。

【0057】

また、選択期間S4からS5への遷移時に、X2の信号レベルの立ち下げ、すなわちX2に走直信号が印加されている状態から走直信号が印加されていない状態への変更により影響を受ける。

【0058】

また、隣接走直配線ではないが2番目に近接している走直配線であるX1、X5の信号レ

50

ベルの立ち下げ及び立ち上げによっても影響を受ける。

【0059】

すなわち、ある走直配線に印加される信号のレベルが、近接の走直配線における信号の立ち上がり及び立ち下りによって複数回変動する。この変動は走直信号が印加されているときに生じるので、走直信号の信号レベルに該変動が加わって不要な電圧が印加されてしまう。

【0060】

このような構成における、上述の現象による影響は、3つの走直配線に同時に走直信号を印加する構成とし、続く選択期間に2走直配線分、または3走直配線分シフトさせて次の走直配線の組を選択する構成における該現象による影響に比べて顕著に生じる。

10

【0061】

以上のようにして、本発明者は、上述したような特有の課題を見出すに至った。そこで、本発明者は、この特有の課題を解決可能な構成について鋭意検討を行い、この発明のうちの1つの発明を見出した。具体的には、連続して印加される走直信号の間にローレベルに制御する部分を設ける構成を想起するに至った。

【0062】

また、本発明者は、特に、好適な走直条件として、2つの走直配線に同時に走直信号を印加し、続いて、該2つの走直配線から一走直配線分シフトさせた2つの走直配線に走直信号を印加する走直条件に着目した。

【0063】

この走直条件は、1つの画面表示における明るさと解像度のいずれをも高いレベルで両立できる特に優れた走直条件である。

20

【0064】

また、本発明者は、変調方法としてパルス幅変調を行う構成について鋭意検討を行った。具体的には、入力される輝度信号に応じたパルス幅の変調信号を表示素子に印加する構成や、入力される輝度信号に応じてパルス幅と波高値の両方を変調した変調信号を表示素子に印加する構成について、種々鋭意検討を行った。

【0065】

すなわち、まず、正確な階調表示を行うに当たっては、パルス幅変調は優れた技術である。ここで、従来から特許文献7に記載の構成が知られている。この特許文献7には、2つの行導体に同時にアドレッシング信号として V_{max} が印加され、続いて、1行ずらした2つの行導体に同時に V_{max} が印加される構成が示されている。

30

【0066】

さらに、この構成において、列導体への信号の印加により各ピクセルを点灯と消灯の2つの状態から選択する構成が開示されている。

【0067】

しかしながら、特許文献7には、2つの行導体に同時にアドレッシング信号として V_{max} が印加され、続いて、1行ずらした2つの行導体に同時に V_{max} が印加される構成、かつ階調表示を行う構成については示されていない。

【0068】

さらに、特許文献7の構成においては、パルス幅変調を採用すると、変調信号のパルス幅に依存して、同時に発光する行が変動するという問題が生じる。

40

【0069】

本発明者は、以上のような特有の課題を見出し、鋭意検討の末、該特有の課題を解決できる発明を想到するに至った。

【0070】

以下に説明する実施形態においては、この発明の最善の実施形態としての複数の課題を同時に解決できる構成を例示する。なお、本願に係る複数の発明は、それぞれ互いに独立して実施可能なものである。また、以下に、それぞれの発明の要件の具体的な例を実施例として示すが、1つの発明における要件は他の発明の要件としても組み合わせて用いること

50

ができるものである。

【0071】

(第1の実施形態)

まず、この発明の第1の実施形態による画像表示装置について説明する。図1に、この第1の実施形態による画像表示装置を示す。なお、この第1の実施形態による画像表示装置は、たとえばTV信号やコンピュータなどの画像出力信号などの画像信号(映像信号)を表示するディスプレイ装置に用いられて好適なものである。

【0072】

なお、この第1の実施形態においては、表面伝導型電子放出素子を用いた画像表示装置を例に挙げて説明を行うが、この発明は、FE型素子やMIM型素子などの冷陰極型電子放出素子やEL素子などを用いた画像表示装置などにも好適に適用することができる。

【0073】

図1に示すように、表示パネル100は、表面伝導型素子をM×N画素のマトリクス状に配線したマルチ電子ビーム源と、このマルチ電子ビーム源から放出された電子ビームを受けて発光する蛍光面とから構成されている。

【0074】

また、高圧電源部111は、放出された電子ビームを加速する加速電圧となる高圧電圧バイアスを蛍光面に印加するためのものである。

【0075】

また、特許文献1に記載されているように、表面伝導型素子を用いた表示パネルにおける発光輝度階調制御方法は、いくつか考えられる。

【0076】

この第1の実施形態においては、入力されるそれぞれの画素発光量を定めた輝度データに応じたパルス幅を有する電圧パルスをパルス幅変調信号として列配線に印加する変調回路である変調配線駆動部103が設けられている。

【0077】

他方、走直回路である走直配線駆動部104が、発光させる表示素子が接続される走直配線に走直信号である選択電圧パルスを印加し、非選択ライン(非選択走直配線)に非選択電圧を印加して、順次選択する行を走直する。

【0078】

変調信号の電圧パルスの電位と、走直信号の選択電圧パルスの電位との電位差を、表示素子に印加することにより素子を駆動するものとし、変調信号としてパルス幅が変調されたパルス幅変調信号を用いることによって画像表示を行う、いわゆるパルス幅変調・線順次駆動の方式が採用されている。

【0079】

また、Vm電源部108は、変調配線駆動部103の出力電圧パルスの電位を決定する電源である。また、VSS電源部109は、走直配線駆動部104に出力する選択電圧パルスの電位を決定する電源である。また、VUS電源部110は、走直配線駆動部104に出力する非選択電圧パルスの電位を決定する電源である。

【0080】

また、走直配線駆動部104は、パネル行配線(走直配線)の本数と同数のSW手段と、このSW手段に対して選択および非選択を示す走直信号を供給する走直信号発生部からなる。そして、この走直配線駆動部104は、選択時において、VSS電源部109から供給される電圧を、非選択時において、VUS電源部110から供給される電圧を、表示パネル100の走直配線に印加する。

【0081】

また、入力端子101は、外部からの映像信号入力を受けるための入力部である。なお、入力端子101は、制限された伝送帯域において映像信号を供給するために、入力映像信号が原信号より圧縮された形態で入力される場合においては、圧縮信号を伸長して原信号に復調するデコード手段を含む。

10

20

30

40

50

【0082】

また、入力端子101に入力された映像信号は、駆動輝度信号生成部102に供給される。

【0083】

この駆動輝度信号生成部102においては、入力端子101からの映像信号を、表示パネル100の素子数や画素構成に適合するようにサンプリングを行う。そして、この入力映像信号から、表示パネル100のそれぞれの画素における電子線放出量要求値データに相当する輝度データを生成する。

【0084】

また、垂直ライン数に関しては、入力映像信号の有効表示走直線数と表示パネル100の表示行ライン数（走直配線数）とが相違する場合に、走直線補間などの拡大縮小処理による走直線数変換処理が行われる。そして、表示パネル100の表示行ライン数に適合した駆動輝度信号が出力される。この拡大縮小処理率は、制御回路である走直条件決定部107により適応的に与えられる。

【0085】

また、生成された輝度データは、表示する行配線の選択走直に同期して表示可能に1列分の輝度データ列が1ライン走直期間内に、変調配線駆動部108に供給される。ここでは1ライン走直期間が1つの選択期間に相当する。選択期間の開始時に1クロック分のローレベル制御部分を設け、その後走直信号を印加している。

【0086】

また、変調配線駆動部は、1つの選択期間内に、パルス幅変調信号が収まるようにパルス幅変調信号を出力する。具体的には、選択期間の開始に同期させてパルス幅変調信号の印加を開始する。なお、選択期間の開始時に選択された走直配線の信号レベルがローレベルになる部分を設けており、その後走直信号が印加されるので、走直信号の印加と同時にパルス幅変調信号の印加が開始されるように、パルス幅変調信号も選択期間の開始から1クロック遅延して印加している。

【0087】

また、映像信号は、CRTを採用した表示装置を前提にしていることが多い。そのため、映像信号に対しては、CRTの有するガンマ特性が考慮されて、ガンマ補正されていることが多い。

【0088】

そこで、発光輝度が電子線放出量要求値データにほぼ比例する表示パネルを対象としている場合、駆動輝度信号生成部102内において、このガンマ補正を相殺する、いわゆる逆ガンマ補正を行う。

【0089】

そして、この駆動輝度信号生成部102は、入力映像信号に含まれる同期信号を映像信号から分離して、タイミング発生部105に供給する。

【0090】

同期信号を受けたタイミング発生部105は、駆動輝度信号生成部102内でのデータサンプリングや変調配線駆動部108への輝度データ列転送などの、信号処理に必要なCLK信号を生成する。生成されたCLK信号は、駆動輝度信号生成部102および変調配線駆動部108に供給される。

【0091】

また、同期信号を受信したタイミング発生部105は、行走直のための行走直開始のスタートトリガ信号と、順次選択ラインを切り替えるためのラインCLK信号とを生成して、走直配線駆動部104に送る。

【0092】

また、発光輝度制御部106は、VSS電源部109、Vm電源部108、またはVuS電源部110の出力電圧に変化を与える。これにより、発光輝度制御部106により、表示パネル100のそれぞれの画素における電子線放出量が制御され、その結果、表示パネ

10

20

30

40

50

ル 100 の発光輝度が可変制御される。

【0093】

また、ユーザインターフェース部 112 は、たとえばリモコンや画像表示装置に備えられるスイッチなどである。すなわち、ユーザインターフェース部 112 は、画像表示装置の使用者が操作する操作情報入力を走査条件決定部 107 に伝送するためのものである。

【0094】

また、走査条件決定部 107 は、1 フレーム期間内の走査方法を切り替えるために備えられた走査制御部である。そして、走査条件決定部 107 は、1 走査単位（1 選択期間）に同時選択する行数、およびそれぞれの走査単位の走査領域、具体的には走査開始位置と走査終了位置（表示する画像によっては、表示パネルの上部または下部もしくはその両方の一部の走査配線を用いずに表示する場合があるため、走査領域を指示できるように構成している）を決定するための指示信号をタイミング発生部 105 に供給することにより、走査配線駆動部を制御する。

【0095】

また、走査条件決定部 107 は、決定された走査条件と変調配線駆動部 103 に入力される駆動輝度信号とが適合するように、拡大縮小処理率を示す信号を駆動輝度信号生成部 102 に供給する。

【0096】

以上のようにして、この第 1 の実施形態による画像表示装置が構成されている。

【0097】

次に、以上のように構成された画像表示装置において、所定の走査条件を考える。この走査条件の例を図 2 に示す。図 2 は、図 1 の画像表示装置において、走査配線の走査に関するタイミング図である。なお、この第 1 の実施形態においては、理解を容易にするために、表示パネル 100 が、8 列×6 行のマトリクス配線により接続された画素から構成されるものとする。

【0098】

すなわち、この第 1 の実施形態においては、1 フレーム期間が 8 つの走査期間（選択期間）から構成され、この走査期間に同期して、それぞれの画素の発光量を定めた輝度データが 1 行ごとに変調配線駆動部 103 に入力される。

【0099】

輝度データが入力された変調配線駆動部 103 は、この入力輝度データを 1 走査期間保持する。そして、それぞれの走査期間ごとおよび、それぞれの変調配線ごとに、輝度データの大きさに比例するパルス幅を有する変調信号である電圧パルスを変調配線駆動のために出力する。

【0100】

また、1 フレーム期間における、それぞれの走査期間ごとの走査配線選択シーケンスは、以下のように規定される。

【0101】

まず、1 番目の走査期間は、非表示期間に割り当てらる。2 番目の走査期間は、1 行目の走査配線に走査信号である選択電位を与え、1 行目の画素に発光の機会を与える。3 番目の走査期間は、1、2 行目の走査配線に選択電位を与えて、1、2 行目の画素に発光の機会を与える。4 番目の走査期間は、2、3 行目の走査配線に選択電位を与えて、2、3 行目の画素に発光の機会を与える。なお、画素は、表示素子が駆動されることにより形成されるものである。具体的には、各表示素子が発光して形成される輝点を画素として画像表示を行っている。

【0102】

また、5 番目の走査期間は、3、4 行目の走査配線に選択電位を与えて、3、4 行目の画素に発光の機会を与える。6 番目の走査期間は、4、5 行目の走査配線に選択電位を与えて、4、5 行目の画素に発光の機会を与える。7 番目の走査期間は、5、6 行目の走査配線に選択電位を与えて、5、6 行目の画素に発光の機会を与える。8 番目の走査期間は、

6 行目の走直配線に選択電位を与えて、6 行目の画素に発光の機会を与える。

【0103】

図2に示す例においては、走直条件決定部107が一度の走直単位において2行の画素に同時に発光の機会を与えるべく、2つの走直配線に走直信号を印加させるとともに、次の走直単位において、該2行から1行分シフトさせた2行の画素に発光の機会を与えるべく、該2つの行に対応する走直配線に走直信号を与えるような、すなわち先の選択期間に発光の機会を与えられた2行のうちの1行が次の選択期間においても発光の機会を与えられるような走直条件を用いている。

【0104】

次に、1行ずつ線順次駆動する方法と、この第1の実施形態による2行の画素に同時に発光の機会を与えるとともに次の走直単位との間で1行の表示画素が重複する走直方法とによる、画像表示が行われた場合の垂直解像度特性を、図3に示す。

【0105】

図3に示すように、この第1の実施形態による走直方法を採用することによって、高域におけるレスポンスを抑制することが可能になるとともに、高域の折り返し歪みを低減することが可能となることが分かる。すなわち、表示画像において発生する、いわゆるモアレを低減することが可能となる。

【0106】

このように、一度の走直単位において、2行の画素を同時に発光させるとともに、次の走直単位との間において、選択走直配線を1走直配線分シフトさせて1行の表示画素が重複するような走直方法を採用することにより、1行ごとに発光ラインを順次走直する方式に比して、1フレーム期間におけるそれぞれの画素選択時間を2倍の長さに設定することが可能となる。これにより、表示パネル100における発光輝度を、約2倍にすることが可能となる。

【0107】

また、上述のように蛍光面への電子ビーム照射時間を2倍の長さに設定することにより高輝度化を図ることが可能になる。ところが、他方、使用する蛍光体の種類や照射電子ビーム電流密度や照射時間の長さによっては、必ずしも蛍光面へのビーム照射時間の長さと発光輝度の関係が線形であるとは限らない。そこで、この第1の実施形態においては、駆動輝度信号生成部102内で行なわれる逆ガンマ補正にこの非線形性を加味して補正することにより良好な発光特性を得ることが可能となった。

【0108】

また、図2の例においては、それぞれの走直配線に対して、連続する2つの走直期間において連続して走直信号が印加される。そして、1つの走直配線に対して連続して印加される走直信号の間に1クロック分のローレベル制御部分を設けている。ここではローレベルとして走直信号を印加しない走直配線に与える非選択電位と同じ電位を与えている。

【0109】

より具体的には、連続して走直信号が与えられる走直配線に対する走直信号の印加を、その画面上側（走直を開始する走直配線を上にして配置した状態を表記する）に隣接する走直配線に対する走直信号の印加の終了（この画面上側に隣接する走直配線には、続く選択期間において走直信号が印加されない）とともに、いったん終了させ、1クロック分のローレベル制御部分を設けて、画面下側に隣接する走直配線に対する走直信号の印加の開始（この画面下側に隣接する走直配線に対しては、この直前の選択期間においては走直信号が印加されない）と同時に再び走直信号の印加を開始するようにしている。

【0110】

これは、ある所定の走直行配線に走直信号が印加されているときに、他の行の選択および非選択の切替え（走直信号の印加の開始または終了）を行ってしまうと、この切替えによるON、OFFのスイッチングノイズが所定の走直配線に印加している走直信号に飛び込み、表示素子に過電圧が印加される可能性を減ずるためである。

【0111】

また、発光輝度を上げる用途ではなく、表示パネル100の発光輝度を変えずに、1フレーム期間におけるそれぞれの画素選択時間の長くなった分、それぞれの画素の電子放出量を減らすような場合においても、同様の構成により実現可能である。

【0112】

具体的に、本実施例で用いた電子放出素子の駆動電圧－電子放出量特性の一例を、図4に示す。このような電子放出素子の特性に基づいて、電子放出量が約1/2になるように駆動電圧を設定したとしても、本実施形態の走査条件を用いれば、表示パネル100の発光輝度は電子放出量がその2倍になるように駆動電圧を設定し、1行ずつ走査していく構成とほぼ同等である。

【0113】

また、図4に示す特性図から分かるように、素子駆動電圧を低減した場合、電子放出量とともに素子駆動電流も低減することができる。

【0114】

すなわち、この発明の第1の実施形態によれば、1つの選択期間に複数の走査配線に走査信号を印加することにより、明るさを向上させるか、または明るさを維持しつつ、行配線の駆動電流を減少させることが可能となる。

【0115】

走査配線に流れる電流量を低減させた場合は、走査配線上に発生する電圧降下を減らすことができる。電圧降下を減らすことにより、電圧降下に起因する不均一な輝度低下を軽減することが可能となる。

【0116】

また、上述の第1の実施形態においては、表示パネル100の画素が8列×6行のマトリクス配線により接続されている例について説明したが、この発明の技術的思想により想定される表示パネルは、高精細な入力画像を高画質表示可能な画素数を有するものである。

【0117】

そして、この第1の実施形態による表示パネル100の画素数に限らず、高画素数の表示パネルに同様に適用することができ、さらに、この技術的思想は、パネル画素数によらず適用することが可能である。

【0118】

また、上述の第1の実施形態においては、一度の走査単位において2行の画素を同時に発光の機会を与え、次の走査単位との間において、1行の選択行配線が重複する走査方法の例について説明したが、これに限定されるものではない。

【0119】

また、この第1の実施形態によれば、たとえば3行の画素を同時に発光させ、次の走査単位との間で2行の選択行配線が重複する等に、1度の走査単位の行ライン数を適時変更することが可能である。これにより、パネル発光輝度や、行配線上に発生する電圧降下に起因する輝度低下軽減の加減などを制御することが可能となる。

【0120】

なお、1度の走査単位における行ライン数を複数にすること、および次の走査単位との間において表示行ラインを一部重複させる場合、通常の方法であれば、表示画質における垂直解像度の低下を招く可能性がある。

【0121】

しかしながら、入力画像信号に比して、表示パネル解像度が十分高い場合には、複数行単位の走査を行ったとしても、入力画像信号の解像度が低いため、画像表示装置を使用するユーザにとってもほとんど気にならない程度にすることが可能である。

【0122】

また、上述した、この第1の実施形態による画像表示装置によれば、1走査配線ずつ順に走査信号を印加して走査する構成に比して、より高輝度表示が可能になる。そのため、ユーザが表示画質の垂直解像度の低下よりも高輝度を望む場合においても有効となる。

【0123】

10

20

30

40

50

また、この発明の第1の実施形態によれば、1行ずつ線順次駆動する方法に比して、高域におけるレスポンスを抑制することができ、垂直解像度特性を保持することが可能となるので、高域の折り返し歪みを低減することが可能となる。すなわち、表示画像に発生するモアレの低減を図ることができ、表示画像装置の高画質化を実現することが可能となる。

【0124】

また、この第1の実施形態によれば、不要な過電圧の発生を抑制できるので、素子の長寿命化を実現できる。また、パルス幅変調を用いて正確な階調表示を実現しつつ明るい表示または明るいもののむらを抑制した表示を実現することが可能となる。

【0125】

上述した第1の実施形態においては、1度の走査単位において2行の画素を同時に発光させ、次の走査単位との間において、選択行配線が1行重複する走査方法の例について説明したが、もちろんこれに限定されるものではない。

【0126】

(第2の実施形態)

次に、この発明の第2の実施形態による画像表示装置について説明する。なお、この第2の実施形態による画像表示装置は、第1の実施形態におけると同様の構成を有するので、詳細な説明は省略する。

【0127】

たとえば、本願に係る第1の発明の走査条件を採用して、3行の画素を同時に発光させ、次の走査単位との間において、選択行配線が2行重複する走査方法や、4行の画素を同時に発光させ、次の走査単位との間において、選択行配線が3行重複する走査方法のいずれかを選択するようにしたり、また、この第1の発明の走査条件に相当する走査条件を少なくとも1つの選択肢とし、本願の第1の発明の走査条件には相当しない、例えば1行ごとに走査信号を印加していく走査条件も選択肢とし、選択したりすることも可能である。

【0128】

この第2の実施形態においては、走査条件を決定するためには、表示パネル100の画素数、すなわち走査ライン数、入力画像信号の1リフレッシュ期間内の有効表示ライン数、および表示装置の所望の表示輝度、画像表示装置のユーザの好などの情報を検知する構成とした。

【0129】

この第2の実施形態においては、判断フローを用いて、走査条件の決定と走査線数変換処理を行い、駆動輝度信号生成部102内に入力される入力画像信号から駆動輝度信号を生成する構成とした。この判断フローの一例を図5に示す。

【0130】

図5に示すように、まず、入力端子101から走査条件決定部107に画像信号が供給されると、入力された画像信号の種別を入力画像信号に含まれる水平・垂直同期信号の周波数を検知する検出部で検出する。

【0131】

なお、制御回路である走査条件決定部107は、不揮発性メモリと、図5に示すフローに基づく判断および制御を実行するプログラムが格納されたメモリと、プログラムに基づいて動作する中央処理装置(CPU: Central Processing Unit)を有している。

【0132】

また、不揮発性のメモリには、あらかじめ想定される入力画像信号の種別ごとに、それぞれの画像信号が有すると推測される垂直解像度特性を数値化した評価データと、この画像表示装置に用いられる表示パネルの画素数を示す評価データとが保存されている。

【0133】

そして、画像信号の垂直解像度特性と、表示パネルの画素数の比較結果とにより、下記の3通りのいずれかの方法により画像表示が行われる。

【0134】

10

20

30

40

50

まず、第1の方法は、たとえばHDTVを表示可能な表示パネル100に、NTSCのテレビ信号を表示する場合のように、入力画像信号の垂直解像度特性に対して、表示パネルの走査配線数が格段に多いと判断された場合、一度の走査単位において4行の画素を同時に発光させる。

【0135】

そして、次の走査単位との間において、選択行配線が2行重複する走査方法を実行するように走査条件決定部107が指示信号を出力し、タイミング発生部105を制御することによって、表示パネル100を走査配線駆動部104により走査する。

【0136】

また、同時に、走査条件決定部107が一度の走査単位において4行の画素を同時に発光させて、次の走査単位との間で選択行配線が2行重複する走査方法を行った場合、1リフレッシュ期間内において、走査配線駆動部104が表示パネル100の走査配線を選択する有効回数に適合する垂直拡大率を、駆動輝度信号生成部102に供給して、走査線補間を用いた拡大による走査線数変換処理を行う。

【0137】

第2に、入力画像信号の垂直解像度特性に対して表示パネル100の走査配線数がほぼ同等の場合、またはコンピュータ信号の1種であるXGA相当ライン数の表示器にHDTV信号を表示する場合のように、表示パネル100の解像度がやや高い場合においては、一度の走査単位において2行の画素を同時に発光させて、次の走査単位との間で選択行配線が1行重複する本願に係る発明の特徴的な走査条件に相当する走査を行うように、走査条件決定部107によって決定される。そして、タイミング発生部105が制御されて表示パネル100が走査配線駆動部104により走査される。

【0138】

また、同時に、走査条件決定部107が一度の走査単位において2行の画素を同時に発光させて、次の走査単位との間において、選択行配線が1行重複する走査方法を行った場合に、1リフレッシュ期間内に走査配線駆動部104が表示パネル100の走査配線を選択する有効回数に適合するような垂直拡大率を駆動輝度信号生成部102に供給し、走査線補間を用いた拡大による走査線数変換処理を行う。言うまでもなく、入力画像信号の垂直解像度特性に対する表示パネルの走査配線数がほぼ同等の場合など、拡大処理による走査線数変換の必要がない場合もある。

【0139】

第3に、入力画像信号の垂直解像度特性に対し表示器の走査配線数が低い場合、一度の走査単位において、1行の画素を発光させ、次の走査単位との間において、選択行配線が重複しない走査方法を行うように、走査条件決定部107により決定される。そして、タイミング発生部105が制御されて、表示パネル100が走査配線駆動部104により走査される。

【0140】

また、同時に、走査条件決定部107が、1リフレッシュ期間内に走査配線駆動部104が表示パネル100の走査配線を選択する有効回数に適合するような垂直拡大率を駆動輝度信号生成部102に供給し、走査線補間や間引きを用いた縮小による走査線数変換処理を実行する。

【0141】

上述した第1の方法から第3の方法は、走査条件決定部107内に設けられたコントローラの判断に基づいて行われる。

【0142】

しかしながら、ユーザインターフェース部112から走査条件決定部107に、ユーザが所望する走査条件が供給された場合には、この走査条件が優先されるように動作する。

【0143】

図5に示す判断フローにおいては、走査条件決定部107は、入力画像と表示器の解像度との比較が行われ、許容可能な表示解像度性能を保った状態において、なるべく高輝度の

表示を実行するように動作する。

【0144】

別の考え方として表示解像度性能よりも表示輝度を優先するようにした判断フローを採用することも可能である。この技術的思想によれば、図5に示す判断フローにおいて、「パネル解像度が入力信号解像度よりやや上または同等の場合」や「パネル解像度が入力信号解像度より同等以下の場合」などにおいても、高輝度表示が可能となる。このように表示解像度特性を表示輝度に割り振る形式を採用することにより、より高輝度表示を行うことが可能となる。

【0145】

以上、走査条件変化に伴う画像表示について説明したが、さらにこの実施形態においては、走査条件変更に応じて、電子ビーム照射時間－発光輝度特性の直線性補正や、種々の絵作り効果のための逆ガンマ補正条件の変更を行う。

【0146】

また、この実施形態においては、走査条件が切り替わるときの違和感を軽減するために垂直ブランキング期間中に走査条件の切替えを行った。また、所定の走査条件での画面表示が終わった後、走査条件変更制御が完了するまでの間表示動作を中断しておき、走査条件の変更制御が終わり新たな走査条件で走査を開始できるようになってから、新たな表示動作を開始するようにしても良い。

【0147】

また、走査条件が切り替わるときに、走査条件の乱れを見えなくするために黒表示を行うようにしてもよい。また、必ずしも黒表示に限定されず、入力画像信号出力を停止しグレー表示や青表示など彩度を落としたテストパターンのような画像を表示させ走査条件変更による表示乱れを見えにくくしても良い。

【0148】

さらに、外部から入力される入力画像信号出力を停止し、オンスクリーンディスプレイとして知られる画像表示装置内に内蔵されたROMなどの記憶装置からの信号に基づき、切替え動作中であることが分かるような表示を行っても良い。ただし、オンスクリーンディスプレイにおいては、画面の一部のみに情報が表示されるようにし、かつ他の部分が彩度を落とした表示、すなわち走査条件変更による表示乱れが見えにくい表示になるようにしておくのが好ましい。

【0149】

(第3の実施形態)

次に、この発明の第3の実施形態による画像表示装置について説明する。なお、この第3の実施形態による画像表示装置の構成については、第1の実施形態による画像表示装置の構成と同様であるので、説明を省略する。

【0150】

この第3の実施形態においては、図1に示す画像表示装置は、発光輝度制御部106によって、表示パネル100の変調・走査配線に印加される駆動信号レベルを決定するVm電源部108およびVSS電源部109を可変し、これによって、表示輝度調整を行う。ここでは輝度制御手段を用いて画像表示装置の表示輝度を制御する。

【0151】

この第3の実施形態においては、入力画像信号の種別、画像表示装置における所望の表示輝度、画像表示装置を使用するユーザの好などの情報を検知してそれらに基づいて輝度制御を行う構成とし、以下のように表示装置の輝度設定を行う。

【0152】

すなわち、まず、入力端子101から走査条件決定部107に画像信号が供給されると、入力される画像信号の種別が判別される。

【0153】

入力された画像信号がコンピュータからの出力画像などの、高輝度を要しない種別の場合、走査条件決定部107により、解像度が優先され、これに基づいて同時選択される走査

10

20

30

40

50

配線数が決定される。

【0154】

他方、入力された画像信号がNTSC信号のように高輝度が望まれる種別の場合、輝度が優先され、これに基づいて同時選択される走直配線数が決定される。

【0155】

そして、ユーザにより明るさ調整要求があった場合、発光輝度制御部106により、表示パネル100の変調・走直配線に印加される駆動信号レベルを決定するVm電源部108およびVSS電源部109が可変されたり、駆動輝度信号生成部102から供給される出力駆動輝度信号の信号レベルが可変されたり、これらがともに実行されたりする。

【0156】

なお、このような表示輝度の決定方法以外に、同時選択される走直配線数を変えることと、発光輝度を上げる用途としてではなく、表示パネル100の発光輝度を変えることなく、1フレーム期間におけるそれぞれの画素選択時間が長くなった分、それぞれの画素の電子放出量を減らすという考え方で決定する方法もある。

【0157】

すなわち、より具体的には、2行同時選択を行い、次の走直選択時に1行重複するようにして走直条件が決定された場合、図4に示す特性に基づいて、電子放出量が約1/2になるような駆動電圧に設定し、表示パネル100の発光輝度は変わらない状態で画像表示を行う。

【0158】

図4に示す特性図から、この決定方法によれば、素子駆動電圧を減少させることによって、電子放出量のみならず素子駆動電流も減少する。そのため、発光輝度を下げることなく、行配線を通れる駆動電流を低減することが可能となるのみならず、行配線上に発生する電圧降下に起因する輝度低下を軽減することが可能となる。

【0159】

また、上述した第1～第3の実施形態によれば、低解像度画像信号を受信する場合にも好適な両立性を備えることができる構成を得ることができる。具体的には、一般的に表示パネルの高精細化に伴って生じる、表示素子駆動デューティ低下によって、表示器の発光輝度性能の低下と、低解像度信号を高精細表示器に適合する駆動輝度信号に変換する信号処理技術を提供することが可能となる。

【0160】

(第4の実施形態)

次に、この発明の第4の実施形態による画像表示装置について説明する。図6に、この第4の実施形態による走直配線の走直のタイミングの一例を示す。なお、この第4の実施形態による画像表示装置においては、第1の実施形態におけると同様であるので説明を省略する。また、理解を容易にするために、この第4の実施形態による表示パネル100においても、その画素は、8列×6行のマトリクス配線により接続されているものとする。

【0161】

図6に示すように、この第4の実施形態による画像表示装置の走直配線の走直においては、1フレーム期間が2つのサブフレーム期間に分割され、それぞれのサブフレーム期間が、それぞれ8つの走直期間から構成される。サブフレーム期間のそれぞれにおいて1画面の表示を行う。

【0162】

また、これらのサブフレーム期間における、それぞれの走直期間ごとの走直配線選択シーケンスは以下のように規定される。

【0163】

すなわち、まず、1番目の走直期間は、非表示期間に割り当てられる。次に、2番目の走直期間においては、1行目の走直配線に選択電位を印加されることにより、1行目の画素が発光される。なお、発光について、実際は、走直配線への選択電位印加のみによって画素が発光するのではなく、変調配線への変調信号の印加と合わせて発光され、選択電位の

10

20

30

40

50

印加は、画素が発光可能に選択することと相当するが、この発明の理解をよりしやすくするためこのように表記する。

【0164】

3番目の走査期間においては、1、2行目の走査配線に選択電位が印加されることにより、1、2行目の画素が発光される。4番目の走査期間においては、3番目の走査期間において走査信号が印加された走査配線の組である1、2行目の走査配線から1走査配線シフトした2、3行目の走査配線に選択電位が印加されることにより、2、3行目の画素が発光される。

【0165】

さらに、5番目の走査期間においては、3、4行目の走査配線に選択電位が印加されることにより、3、4行目の画素が発光される。6番目の走査期間においては、4、5行目の走査配線に選択電位が印加されることにより、4、5行目の画素が発光される。

【0166】

また、7番目の走査期間においては、5、6行目の走査配線に選択電位が印加されることにより、5、6行目の画素が発光させる。8番目の走査期間においては、6行目の走査配線に選択電位が印加されることにより、6行目の画素が発光される。

【0167】

また、1フレーム期間を2つのサブフレーム期間に分割し、それぞれのサブフレーム期間において、上述の順次選択走査に対応するために、駆動輝度データも入力画像信号に基づいてサブフレーム分割される。

【0168】

そして、それぞれのサブフレーム期間内において、走査線構造を有する倍速の線順次信号として、それぞれの画素の発光量を定めた輝度データ列が生成され、変調配線駆動部103に入力される。

【0169】

変調配線駆動部103は、この入力輝度データを1走査期間保持する。そして、それぞれの走査期間ごとでそれぞれの変調配線ごとに、変調配線駆動のために、輝度データの大きさに比例する実効電位を有する電圧パルスを出力する。

【0170】

また、図6に示すように、この第4の実施形態においては、1リフレッシュ期間に2回、面表示を行うことが可能となる。

【0171】

すなわち、この第4の実施形態による画像表示装置によれば、具体的に、たとえば、入力画像信号のリフレッシュ周波数が60Hzの場合、面表示周波数が120Hzの2倍のリフレッシュ周波数によって画像表示が実行されることに相当し、リフレッシュ周波数に起因する表示画像のフリッカ妨害を軽減することが可能となるという利点を有する。

【0172】

(第5の実施形態)

次に、この発明の第5の実施形態による画像表示装置について説明する。図7に、この第5の実施形態による走査配線の走査のタイミングの一例を示す。なお、この第5の実施形態による画像表示装置は、第1の実施形態におけると同様であり、表示パネル100の画素についても、8列×6行のマトリクス配線により接続されているものとする。

【0173】

この第5の実施形態においては、1フレーム期間を8つの走査期間から構成する。そして、それぞれの画素の発光量が定められた輝度データが、この走査期間に同期して1行ごとに列配線駆動部に入力される。

【0174】

変調配線駆動部103は、この入力輝度データを1走査期間保持する。そして、それぞれの走査期間ごとでそれぞれの列配線ごとに、列配線駆動のために、変調信号として輝度データの大きさに比例するパルス幅を有する電圧パルスを出力する。

【0175】

また、行走直においては、1走直単位により最大3行の行配線に同時選択する。このときに選択される上中下の3行の配線に対しては、中央の行配線に最大100%の輝度で発光可能な電位が、選択電位として印加される。

【0176】

他方、上下2行の行配線においては、真中の走直配線に印加される走直信号の信号レベルとは異なる信号レベルを有する走直信号として、最大50%の輝度で発光可能な選択電位が印加される。すなわち、上下2行の走直配線に対して走直信号として印加される電圧パルスの振幅は、中央の行配線に印加するパルス電圧の振幅よりも小さい。

【0177】

ここで、たとえば、中央の行配線に印加する100%の輝度で発光可能な選択電位をVS1とし、上下2行の行配線に印加する50%の輝度で発光可能な選択電位をVS2としたとき、1フレーム期間の、それぞれの走直期間ごとの行配線走直選択シーケンスは、次のように規定される。

【0178】

まず、1番目の走直期間は、1行目の走直配線にVS2の選択電位を印加し、1行目の画素を50%の輝度で発光できるようにする。

【0179】

次に、2番目の走直期間は、1行目の走直配線にVS1の選択電位を印加し、2行目の走直配線にVS2の選択電位を印加して、1行目の画素を100%の輝度で、2行目の画素を100%の輝度で、発光できるようにする。

【0180】

3番目の走直期間は、1行目の走直配線にVS2、2行目の走直配線にVS1、3行目の走直配線にVS2の選択電位を印加し、2行目の画素を100%の輝度で、1、3行目の画素を50%の輝度で発光できるようにする。

【0181】

また、4番目の走直期間は、2行目の走直配線にVS2、3行目の走直配線にVS1、4行目の走直配線にVS2の選択電位を印加して、3行目の画素を100%の輝度で、2、4行目の画素を50%の輝度で発光できるようにする。

【0182】

また、5番目の走直期間は、3行目の走直配線にVS2、4行目の走直配線にVS1、5行目の走直配線にVS2の選択電位を印加して、4行目の画素を100%の輝度で、3、5行目の画素を50%の輝度で発光できるようにする。

【0183】

また、6番目の走直期間は、4行目の走直配線にVS2、5行目の走直配線にVS1、6行目の走直配線にVS2の選択電位を印加し、5行目の画素を100%の輝度で、4、6行目の画素を50%の輝度で発光できるようにする。

【0184】

また、7番目の走直期間は、5行目の走直配線にVS2、6行目の走直配線にVS1、7行目の走直配線にVS2の選択電位を与え、6行目の画素を100%の輝度で、5行目の画素を50%の輝度で発光できるようにする。

【0185】

また、8番目の走直期間は、6行目の走直配線にVS2の選択電位を与え、6行目の画素を50%の輝度で発光できるようにする。

【0186】

以上のように、1度の走直単位において、上中下3行のうちの中央の行を100%、上下の行を50%として比重を分け、3行の画素を同時に発光させる走直方法を採用することにより、1行ごとの発光ラインの順次走直方式に比して、表示パネル100の発光輝度をおよそ2倍にすることが可能となる。

【0187】

10

20

30

40

50

また発光輝度を増加させる用途としてではなく、表示パネル100の発光輝度を変えることなく、それぞれの画素の電子放出量を減らす応用も同様の構成により実現可能である。

【0188】

また、1つの選択期間に走査信号が印加される複数の走査配線において、それぞれに印加される走査信号の信号レベルに重み付けを行うことにより、さらに、異なる垂直解像度レスポンス特性を有するように制御することが可能となる。

【0189】

なお、この第5の実施形態においては、中央のラインと上下のラインとの輝度バランスが、2:1になる例について説明したが、言うまでもなくこの比率に限定されるものではなく、種々の輝度比を与えることが可能である。

10

【0190】

そして、この輝度比を変化させることにより、レスポンス特性を変化させることが可能となる。ただし、最大の重み付けがなされた走査信号が印加される走査配線は選択期間の遷移に伴って順次変更されるようにするのが好適である。

【0191】

以上の、この発明の第1の実施形態から第5の実施形態によれば、本願の第1の発明における走査制御を行うことにより、高輝度化を図りつつ、その際に問題になる寿命の短縮を抑制することが可能となっている。

【0192】

また、上述の第2および第3の実施形態のように、走査条件を選択することが可能となり、好適な表示を選択できるとともに、表示画像の乱れを抑制しつつ走査条件の変更が可能

20

な構成を実現できる。

【0193】

さらに、入力画像信号種別やユーザ要求に応じて適応的に表示画質や表示輝度を制御することができ、ユーザの使い勝手を向上させた画像表示装置を実現することができる。

【0194】

(第6の実施形態)

次に、この発明の第6の実施形態による画像表示装置の駆動装置について説明する。

【0195】

この第6の実施形態においては、エッジ強調を行う補正回路として、エッジ強調回路206を用い、エッジ強調に伴う動作以外は、基本的に上述したそれぞれの実施形態におけると同様である。ただし、走査回路としては、それぞれが異なる走査配線の組に対応する複数の行駆動回路を用いている。

30

【0196】

また、変調回路としても、それぞれが異なる変調配線の組に対応する複数の列駆動回路が用いられている。図8、図9、図10に、この第6の実施形態に関する説明のための図を示す。図8は、この第6の実施形態による画像表示装置の回路構成を示すブロック図である。

【0197】

図8に示すように、この第6の実施形態においては、エッジ強調回路206、正規化回路207がさらに設けられている。複数設けられている行駆動回路203は複数の行駆動回路で図1における1つの走査配線駆動回路104に相当するものである。その動作は共通である。

40

【0198】

なお、入力する映像信号として、データ処理がより容易なデジタル映像信号について説明しているが、入力信号としては、デジタル映像信号に限らず、アナログ映像信号を採用することも可能である。

【0199】

この第6の実施形態においては、制御回路205は、行駆動回路203および列駆動回路204を制御する回路である。また、補正回路であるエッジ強調回路206は、映像信号

50

を行方向にエッジ強調するための回路である。また、正規化回路207は、エッジ強調した信号を列駆動回路の動作可能範囲に制限する回路である。

【0200】

制御回路205は、行駆動回路203に対し、後述するように、3本の行を同時にアクティブとするように、すなわち、3つの走査配線に同時に走査信号が印加されるようにイネーブル信号およびシンク信号を供給する。

【0201】

また、エッジ強調回路206は、後述するように、映像信号を行方向にエッジ強調処理を実行する。そして、エッジ強調の式は、たとえばエッジ強調したBラインのデータを得るために、 $\text{新}B = 3B - A - C$ や、 $\text{新}B = 2B - A/2 - C/2$ などのデータ処理を行うためのものである。

10

【0202】

正規化回路207は、エッジ強調した結果のデータが、駆動回路の階調範囲を超えている部分に対し、階調数の制限処理を行うためのものである。

【0203】

また、階調数の制限方法としては、それぞれの色8ビット調の場合、データの範囲が0~255であることから、第1の方法として、単純に負の値を0とし、255を超える値を255とする方法がある。

【0204】

また、第2の方法として、負の値を、その値の半分ずつを上下の画素に加え、255を超えた値を、超えた分の半分をそれぞれ上下の画素に加えるようにする方法がある。その後、該当画素を0または255とする。

20

【0205】

また、第3の方法としては、負の値は、その値の4分の1ずつを上下の画素に加え、255を超えた値は超えた分の4分の1ずつを上下の画素に加えるようにする。その後、該当画素を0または255とする。

【0206】

また、第4の方法としては、負の値は、その値の4分の1ずつを左右の画素に加え、255を超えた値は、超えた分の4分の1ずつを上下の画素に加える。その後、該当画素を0または255とする。

30

【0207】

また、第5の方法としては、負の値は、その値の4分の1ずつを上下左右の画素に加え、255を超えた値は、超えた分の4分の1ずつを上下の画素に加える。その後、該当画素を0または255とする。

【0208】

上述した方法以外にも正規化する方法は、適用することが可能である。なお、第2の方法および第5の方法においては、画素の合計値が保持される。また、第1の方法、第3の方法および第4の方法においては、合計値が変わる。

【0209】

後述の図10(c)および図10(d)においては、第3の方法による正規化の場合を例示する。

40

【0210】

ここで、エッジ強調回路206および正規化回路207は、それぞれの処理を行わずにデータをスルーを通すことができる。そのため、エッジ強調を行う必要のないPCデータなどの解像度が重要なデータや、輝度が必要でないデータの場合は、処理を実行することなく、出力可能である。

【0211】

また、制御回路205において、PCデータなどの解像度が重要なデータや、輝度が必要でないデータの場合においては、1つの走査配線ごとに順に走査信号を印加する走査条件が適用されるように制御する。なお、入力映像がTV信号であるか、PC信号であるかは

50

、この実施形態では映像データまでの入力経路によって判断するものとした。

【0212】

そして、図8に示すように、複数の映像信号入力端子（第1の入力端子と第2の入力端子）を備えセレクト部208を介してエッジ強調回路206に、映像信号が入力される構成とし、どの映像信号入力端子からの信号を選択しているかという情報を制御回路205に与えることにより判断することができる。

【0213】

図9は、この第6の実施形態における画像表示装置の走直回路である行駆動回路が出力する走直信号の電圧波形を示す。図9中、221は、行駆動回路に入力するTSCa nのHSyn c信号波形であり、いわゆるシンク信号211である。

10

【0214】

また、符号222は、最初の行（走直配線）Aに印加する走直信号の波形であり、符号223は、2番目の行Bに印加する走直信号の波形である。そして、図9においては、以下順次行C、D、E、Fを駆動する波形が示される。

【0215】

そして、これらの波形は、図8における $D \times 1 - D \times M$ に対し、 $D \times 1 = A$ 、 $D \times 2 = B$ 、 \dots のように、それぞれ対応する。また、走直信号が印加されない走直配線に印加される電位 VnS は、図9においては、波形222、223における高い側の電位、具体的にはたとえば5Vであり、走直信号の電位レベルである VS は、波形222、223の低い側の電位、具体的にはたとえば-5Vである。

20

【0216】

これにより、同時に3本の行において、選択電位 VS が走直信号として印加される。そして、行駆動における選択電位 VS に対して、たとえば10Vの列駆動電位 Ve が加えられた電子放出素子は、素子電圧がたとえば15Vになり、たとえば8V程度のしきい値電圧（スレッシュホールド電圧） Vth を超えるので、電子が放出される。

【0217】

そのため、結果として Ve を与えた列ごとに、3個の電子放出素子から、電子が放出されることになる。また、この素子電圧およびしきい値電圧スレッシュホールド電圧と、素子電流および放出電流の関係を図4に示した通りである。

【0218】

30

図10は、この第6の実施形態によるデータ処理および出力輝度の相関を表した表である。図10(a)に元の映像信号データの例、図10(b)に元データ（図10(a)）にエッジ強調処理を行ったデータの例、図10(c)に図10(b)から正規化をする途中のデータ、図10(d)に正規化後のデータ、図10(e)に元データ（図10(a)）を単純に3倍した値、図10(f)に元データ（図10(a)）を3ライン分ずらして足した値、図10(g)にエッジ強調処理後のデータ（図10(b)）を3ライン分ずらして足した値、図10(h)に、正規化後のデータ（図10(d)）を3ライン分ずらして足した値をそれぞれ表す。

【0219】

図10(a)は、図8に示す映像信号に相当し、RGBのそれぞれの色のうちの1色分に相当する階調0～255までの領域のデータの一部である。このTV信号から生成されたRGBの映像信号は、実際の表示エリアよりも広い部分である。

40

【0220】

したがって、この第6の実施形態においては、実際に表示する領域は、上から3行目以降である。なお、上2行は、後述する処理を矛盾なく実施するために使用するエリアである。

【0221】

元データ（図10(a)）は、エッジ強調回路206に入力される。エッジ強調回路206において行われるエッジ強調処理は、行方向に対する強調処理である。そして、このエッジ強調処理は、図10(b)に示す例においては、Bラインに対するエッジ強調式とし

50

て、新 $B = 2 \times B - 0.5 \times A - 0.5 \times C$ とした。なお、この例以外にも、新 $B = 2.5 \times B - 0.75 \times A - 0.75 \times C$ など、その強調度合いの異なるいくつかの式が考えられるが、エッジ強調処理としては、映像信号と表示器の相性などから任意の方法を採用することができるとする。

【0222】

また、エッジ強調処理を実行しないように構成された場合の第7の実施形態について後述する。図10(b)においては、エッジ強調の結果として、いくつかの座標が、元の調領域0～255を上下にはみ出している。すなわち、データ値としては、たとえば290や-25などの値である。

【0223】

そこで、このはみ出した座標を、正規化回路207において領域内に制限する。以下の第7の実施形態においては、図8において述べた第3の方法について例示する。

【0224】

すなわち、正規化処理の前半において、「負の値はその値の4分の1ずつを上下の画素に加え、255を超えた値は、超えた分の4分の1ずつを上下の画素に加える処理」を行った結果を、図10(c)に示す。他方、正規化処理の後半において、「その後、該当画素を0または255とする。」を行った結果を、図10(d)に示す。

【0225】

図10(e)から図10(h)においては、元の8ビット調領域0～255を上方向に3倍延長した0～767までの調領域であり、図中の値は、相対的な階調強度を表わす階調強度値である。

【0226】

そして、この相対的な階調強度値にほぼ比例して、詳細には、表示パネルの蛍光体の特性に従い、表示パネルのそれぞれの色の輝度が変化する。

【0227】

すなわち、図10(f)は、エッジ強調処理などのデータ処理を実行することなく、図9に示す駆動波形によって、3ラインの同時駆動を行ったときに得られる輝度出力値である。

【0228】

また、図10(g)は、エッジ強調処理を行ったデータ(図10(b))に対しても同様に、3ラインの同時駆動を実行した場合に得られる輝度出力値である。この輝度出力値は、図10(e)に示す値に近い値である。

【0229】

ところが、エッジ強調処理したデータ(図10(b))は、領域外の値を含んでいるので、実現できない。そこで、この第6の実施形態においては、正規化後のデータ(図10(d))を使用することにより、3ラインを同時駆動した輝度出力(図10(h))を得る。

【0230】

図10(h)に示す輝度出力は、図10(e)に近い値であるので、元データ(図10(a))に対してほぼ3倍の輝度が得られることになる。

【0231】

(第7の実施形態)

次に、第7の実施形態として、エッジ強調処理を実行することなく3ラインを同時に駆動する場合の例について説明する。この第7の実施形態においては、所望の輝度出力、すなわち所望の輝度出力に相当する調強度値は、元データの3倍の値の、図10(e)に示される値である。

【0232】

この図10(e)に示される値は、通常の映像において、できるだけ近い輝度出力が望ましいとされるが、映画などの場合には、ソフトな表示が好まれる場合もある。また、元の映像信号に粒状感があつたり、ブロックノイズが目立ったりしたような場合には、エッジ

10

20

30

40

50

強調を行わない方が、良好な表示出力を確保可能な場合がある。

【0233】

そこで、この第7の実施形態においては、図8に示すエッジ強調回路206および正規化回路207において、それぞれの所定の処理を実行することなく、制御回路205においては、データのタイミングに対して処理を行った場合と同じタイミングに調整し、図9の波形を得る。これにより、出力される輝度は、図10(f)に示す3ラインを同時駆動のみを行った階調強度に相当する輝度である。

【0234】

上述した第6および第7の実施形態においては、同時駆動するライン数を3ラインとした例について説明したが、あくまでも一例であり、必ずしも3ラインに限るものではない。

【0235】

(第8の実施形態)

次に、この発明の第8の実施形態について説明する。すなわち、2ラインを同時に駆動する例を、図8、図11および図12を用いて、以下に説明する。図11は、この第8の実施形態の画像表示装置の行駆動回路が出力する走直信号波形を示す。

【0236】

図11に示すように、シンク信号211は、行駆動回路に入力するTSCAnのYSyn信号波形であり、符号241は、最初の行Aを駆動する波形であり、符号242は、2番目の行Bを駆動する波形であり、以下順次、行C、D、E、Fを駆動する波形である。なお、電位VnSおよびVSは、図9に示す場合と同様である。

【0237】

そして、行駆動における選択電位VSに対して、たとえば10V程度の列駆動電位Veが印加された電子放出素子が、たとえば8V程度のしきい値電圧Vthを超えると、電子が放出されるので、結果としてVeを与えた列ごとに、2個の電子放出素子から、電子が放出されることになる。

【0238】

図12は、この発明の第8の実施形態において、データ処理および出力輝度の相関を表した表である。図12(a)に、元の映像信号データの例、図12(b)は、元データ(図12(a))にエッジ強調処理を行ったデータの例、図12(c)に、図12(b)から正規化をする途中のデータ、図12(d)に正規化後のデータ、図12(e)に元データ(図12(a))を単純に2倍した値、図12(f)に元データ(図12(a))を2ライン分ずらして足した値、図12(g)に、エッジ強調処理後のデータ(図12(b))を2ライン分ずらして足した値、図12(h)に、正規化後のデータ(図12(d))を2ライン分ずらして足した値をそれぞれ示す。

【0239】

図12(a)は、図8に示す映像信号に相当し、RGBそれぞれの色のうちの1色分に相当する調0~255までの領域のデータの一部である。TV信号から生成されるKGBの映像信号は、実際の表示エリアよりも広い部分である。

【0240】

したがって、この第8の実施形態においては、実際に表示する領域は上から3行目以降である。なお、上2行は、後述する処理を矛盾なく実施するために使用するためのエリアである。

【0241】

元データ(図12(a))は、エッジ強調回路206に入力される。エッジ強調回路206において行われるエッジ強調処理は、行方向に対する強調処理であり、この処理は、図12(b)の例においては、Bラインに対するエッジ強調式として、 $\text{新B} = 1.5 \times B - 0.5 \times A$ とした。

【0242】

なお、これ以外にも、 $\text{新B} = 2.5 \times B - A - 0.5 \times C$ など、その強調度合いの異なるいくつかの式が考えられる。そして、エッジ強調処理としては、映像信号と表示器の相性

10

20

30

40

50

などから任意の方法を採用することができる。また、エッジ強調処理を行わない場合については、後述の第9の実施形態において説明する。

【0243】

図12(b)においては、エッジ強調の結果として、いくつかの座標が、元の調領域0～255を主に下方向にはみ出している。たとえばデータ値としては-30などのデータ値である。

【0244】

そこで、このはみ出した座標を、正規化回路207において領域内に制限する。この第8の実施形態においては、上述した第3の方法を採用する。すなわち、正規化処理の前半においては、「負の値はその値の4分の1ずつを上下の画素に加え、255を超えた値は超えた分の4分の1ずつを上下の画素に加える処理」が行われ、その結果を図12(c)に示す。他方、正規化処理の後半においては、「その後、該当画素を0または255とする処理」が行われ、その結果が図12(d)に示される。

10

【0245】

図12(e)から図18(h)においては、元の8ビット調領域0～255を上方向に延長した0～511までの調領域であり、図内の値は、相対的な調強度を表わす調強度値である。この相対的な調強度値にほぼ比例して、詳細には、表示パネルの蛍光体の特性に従って、表示器のそれぞれの色の輝度が変化する。

【0246】

図12(f)は、エッジ強調処理などのデータ処理を行わないで、図11に示す駆動波形により2ライン同時駆動を行ったときに得られる輝度出力値である。

20

【0247】

また、図12(g)は、エッジ強調処理を行ったデータ(図12(b))に対し同様に2ライン同時駆動を行ったとした場合に、得られる輝度出力値である。この輝度出力値は、図12(e)に近い値である。

【0248】

ところが、エッジ強調処理がされたデータ(図12(b))は、領域外の値を含んでいることにより、実現できない。そこで、この第8の実施形態においては、正規化後のデータ(図12(e))を用いて、2ライン同時駆動した輝度出力(図12(h))を得る。この図12(h)に示す輝度出力は、図12(e)に近い値であるので、元データ(図12(a))に対してほぼ2倍の輝度を得られることになる。

30

【0249】

(第9の実施形態)

次に、この発明の第9の実施形態について説明する。この第9の実施形態においては、エッジ強調処理を行うことなく2ライン同時駆動する場合の例について説明する。なお、この第9の実施形態において、所望の輝度出力、すなわち所望の輝度出力に相当する調強度値は、元データの2倍の値の図12(e)に示す値である。

【0250】

通常の映像においては、図12(e)に示す値に、できるだけ近い輝度出力が望ましいとされるが、映画などの映像においては、ソフトな表示が好まれる場合もある。また、元の映像信号に粒状感があつたり、ブロックノイズが目立ったりした場合においては、エッジ強調を行わない方が良好な表示出力を得られる場合がある。

40

【0251】

この第9の実施形態においては、図8に示すエッジ強調回路206および正規化回路207において、それぞれの処理を行わず、制御回路205において、データのタイミングに対して処理を行った場合と同じタイミングに調整し、図11の波形を得る。なお、出力される輝度は、図12(f)に示す調強度に相当する輝度である。

【0252】

(第10の実施形態)

次に、この発明の第10の実施形態について説明する。この第10の実施形態においては

50

、行駆動電圧を、3種類の電圧において駆動する例について、図13および図14を用いて説明する。

【0253】

図13は、この発明の第10の実施形態による画像表示装置の行駆動回路が出力する走直信号波形を示す。図13中、シンク信号211については、第6～第9の実施形態におけると同様である。また、符号261は、最初の行Aを駆動する波形であり、符号262は、2番目の行Bを駆動する波形であり、以下順次行C、D、E、Fを駆動する波形である。

【0254】

図13において、上述した V_{nS} は、波形261、262の高い側のたとえば5V程度の電位であり、 V_S は、波形261、262の低い側のたとえば-5V程度の電位である。さらに、この第14の実施形態においては、駆動電位 V_{hS} が存在する。この駆動電位 V_{hS} は、波形261、262の低い側の電位と高い側の電位の中位の電圧である。

【0255】

これらの波形261、262における駆動電位 V_{hS} 、 V_S 、 V_{hS} は、行のシンク信号211が立ち上がるたびに、この順に順次駆動される。そして行のシンク信号211が立ち上がるたびに、間にローレベルに制御される部分を挟んで隣接行が V_{hS} 、 V_S 、 V_{hS} に変化していく。

【0256】

これにより、常時1本の行のみが、第1の選択電位 V_S となる。このとき、前後の行は、第2の選択電位 V_{hS} となる。ただし V_S 、 V_{hS} のいずれも走直信号に相当する。

【0257】

そして、たとえば10V程度の列駆動電位 V_e が印加された電子放出素子列においては、たとえば-5V程度の第1の選択電位が印加されている電子放出素子のみが、たとえば15Vになり、そして、たとえば-2V程度の第2の選択電位が印加されている2個の電子放出素子には、たとえば12Vの電圧が印加される。この状態で列駆動電位のパルス幅を変調するとパルス幅変調が実現できる。

【0258】

これらの3個の電子放出素子は、たとえば8V程度のしきい値電圧 V_{th} を超えるため、電子が放出される。したがって、結果として V_e を与えた列ごとに、3個の電子放出素子から電子が放出されることになる。

【0259】

このとき、図4に示すグラフにおいて、素子電圧が12Vの場合の放出電流 I_e が、素子電圧15Vにおける放出電流の約半分であるとする。説明を簡単にするために、 V_{hS} を、 I_e がちょうど半分になるように定めたが、実際には、 I_e が半分になるように定める必要はなく、3分の1や、3分の2などとすることも可能である。すなわち、 I_e は、 V_{hS} の値によって、0倍から1倍の間の任意の値に設定することが可能である。

【0260】

図14に、この第10の実施形態におけるデータ処理および出力輝度の相関を表す表を示す。

【0261】

図14(a)、図14(b)、図14(c)、図14(d)は、図10におけると同様の表である。また、図14(e)は、図14(a)に示す元データの値を単純に2倍した値を示し、図14(f)は、図14(a)に示す元データのそれぞれのラインに対して上下のラインのそれぞれの半분을足した値を示し、図14(g)は、図14(b)に示すエッジ強調処理後のデータの値に、それぞれのラインに対して上下のラインのそれぞれの半분을足した値を示し、図14(h)は、図14(d)に示す正規化後のデータの値に、それぞれのラインに対して上下のラインのそれぞれの半분을足した値を示す。

【0262】

図14(e)から図14(h)においては、元の8ビット 調領域0～255を上方向に

10

20

30

40

50

延長した0～511までの調領域であり、図中の値は、相対的な調強度を表わす調強度値である。この相対的な調強度値にほぼ比例して、詳細には、表示パネルの蛍光体の特性に従って、表示器のそれぞれの色の輝度が変化する。

【0263】

図14(f)は、エッジ強調処理などのデータ処理を行わないで、図13に述べた駆動波形により、3ラインの補助駆動を行ったときに得られる輝度出力値である。ここで、中心をVS、その上下の行をVLSで駆動した場合を3ライン補助駆動と称する。

【0264】

この3ライン補助駆動の場合においては、それぞれのラインの輝度出力に上下方向のラインの輝度出力の半分を足したものになる。なお、輝度出力の半分は、あくまで一例であり、上述したように、補助的な走査信号の信号レベルVLSの電位によって、0から1の間の値をとる。

【0265】

また、図14(g)は、エッジ強調処理を行ったデータ図14(b)に対して同様に3ライン補助駆動を行った場合に、得られる輝度出力値である。この輝度出力値は、図14(e)に示す値に近い値である。ところが、エッジ強調処理されたデータ(図14(b))は、領域外の値を含んでいるため、実現することができない。

【0266】

そこで、この第10の実施形態においては、正規化処理を行った後のデータ(図14(e))を用いて、3ライン補助駆動をして輝度出力(図14(h))を得る。この図14(h)に示す輝度出力は、図14(e)に比較的近い値であるため、元データ(図14(a))に対して、ほぼ2倍の輝度が得られることになる。

【0267】

また、この発明は、上述したFEDおよび、その一発展形である表面伝導型放出素子を用いた表示装置に限らず、自発光型のディスプレイ全てに、適用可能である。

【0268】

(第11の実施形態)

次に、この発明の第11の実施形態による画像表示装置について説明する。この第11の実施形態においては、他のマトリックス駆動の表示装置の例として、有機ELパネルを使用したものについて説明する。

【0269】

図15に、この第11の実施形態による有機ELパネルを用いたマトリックス駆動の表示装置の構成例を示す。図15に示すように、この自発光型ディスプレイは、有機ELパネル331、データドライバ332、走査ドライバ333を有して構成されている。

【0270】

走査回路である走査ドライバ333の駆動波形については、FEDやSEDと電圧値は異なるが同様の波形である。なお、変調回路であるデータドライバ332に供給される映像データについても、図10、図12、図14におけると同様である。

【0271】

(第12の実施形態)

また、他のマトリックス駆動の画像表示装置の例として、LEDマトリックスを用いた自発光型ディスプレイを、第12の実施形態として示す。図16に、LEDマトリックスを用いた自発光型ディスプレイを示す。

【0272】

図16に示すように、このLEDマトリックスを用いた自発光型ディスプレイは、LEDマトリックスディスプレイ341、複数のLED342、走査回路である走査ドライバ343、および変調回路であるデータドライバ344を有して構成されている。

【0273】

また、走査ドライバ343の駆動波形については、FEDやSEDにおける場合と電圧値が異なるのみでほかの部分が同様の波形である。また、データ側ドライバに供給する映像

10

20

30

40

50

データについても、図 10、図 12 および図 14 におけると同様である。

【0274】

以上、この発明の実施形態について具体的に説明したが、この発明は、上述の実施形態に限定されるものではなく、この発明の技術的思惑に基づくそれぞれの種の変形が可能である。

【0275】

たとえば、上述の実施形態において挙げた数値はあくまでも例に過ぎず、必要に応じてこれと異なる数値を用いてもよい。

【0276】

【発明の効果】

以上説明したように、この発明によれば、好適な明るい画像表示および明るさのむらの少ない画像表示を行うことができ、かつ長寿命の画像表示装置を得ることができる。

【0277】

また、この発明によれば、画像表示の際の走査条件を変更することができ、かつ走査条件の変更を好適に行うことができる。さらに、明るくまたは明るさのむらが少なく、かつ正確な階調の表示を実現することができる。

【0278】

また、この発明によれば、表示装置の明度を向上させることが可能になるとともに、走査条件を選択することが可能となる。

【0279】

また、この発明によれば、電子を放出させ、その放出電子を加速して表示を行う表示装置では、同じ輝度を得る場合に、加速電圧を下げられるので、アノードからの放電を起こりにくくすることができるという効果もある。

【図面の簡単な説明】

【図 1】この発明の第 1 の実施形態による画像表示装置の構成を示すブロック図である。

【図 2】この発明の第 1 の実施形態による行配線の走査シーケンスを示すタイミングチャートである。

【図 3】この発明の第 1 の実施形態によるレスポンスの解像度依存性を示すグラフである。

【図 4】素子電流と放出電流との素子電圧依存性を示すグラフである。

【図 5】この発明の第 1 の実施形態による入力画像信号から、駆動輝度信号を生成するための走査線数変換処理を行う判断フローチャートである。

【図 6】この発明の第 4 の実施形態による走査配線の走査のタイミングを示すタイミング図である。

【図 7】この発明の第 5 の実施形態による走査配線の走査のタイミングを示すタイミング図である。

【図 8】この発明の第 6 の実施形態による自発光型表示器の回路構成を示すブロック図である。

【図 9】この発明の第 6 の実施形態による自発光型表示器の行駆動回路の走査信号を示す波形図である。

【図 10】この発明の第 6 の実施形態によるデータ処理および出力輝度の相関を表す表である。

【図 11】この発明の第 8 の実施形態による自発光型表示器の行駆動回路から出力される走査信号の波形図である。

【図 12】この発明の第 8 の実施形態によるデータ処理および出力輝度の相関を表す表である。

【図 13】この発明の第 10 の実施形態による自発光型表示器の行駆動回路から出力される走査信号の波形図である。

【図 14】この発明の第 10 の実施形態によるデータ処理および出力輝度の相関を表す表である。

10

20

30

40

50

【図15】有機ELパネルを用いたマトリックス駆動の自発光型ディスプレイを示すブロック図である。

【図16】LEDマトリックスを用いた自発光型ディスプレイを示すブロック図である。

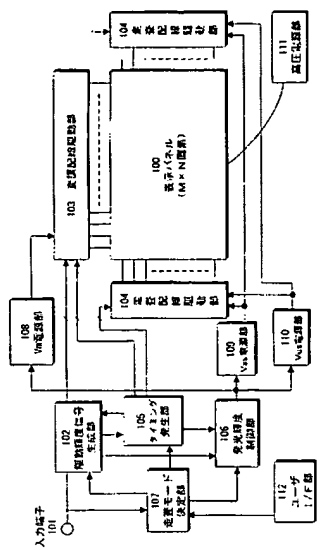
【図17】従来技術による画像表示装置の問題点を説明するための略線図である。

【図18】従来技術による画像表示装置の問題点を説明するための略線図である。

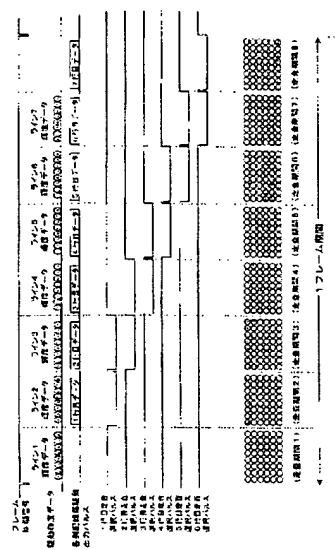
【符号の説明】

100	表示パネル	
101	入力端子	
102	駆動輝度信号生成部	
103	変調配線駆動部	10
104	走査配線駆動回路	
104	走査配線駆動部	
105	タイミング発生部	
106	発光輝度制御部	
107	走査条件決定部	
108, 109, 110	電源部	
111	高圧電源部	
112	ユーザインターフェース部	
203	行駆動回路	
204	列駆動回路	20
205	制御回路	
206	エッジ強調回路	
207	正規化回路	
208	セレクタ部	
211	シンク信号	
222, 223, 241, 242, 261, 262	波形	
331	パネル	
332, 344	データドライバ	
333, 343	走査ドライバ	
341	マトリックスディスプレイ	30

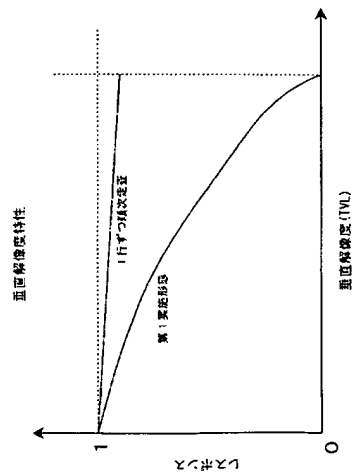
【図 1】



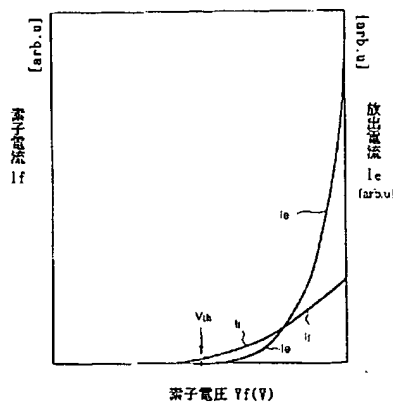
【図 2】



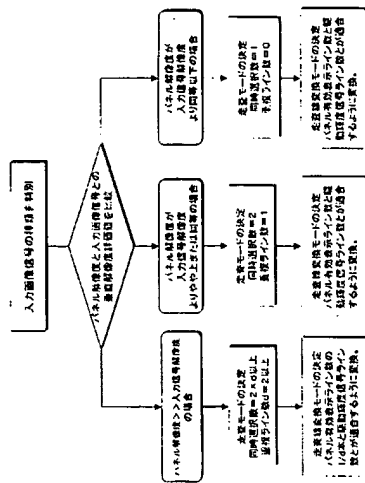
【図 3】



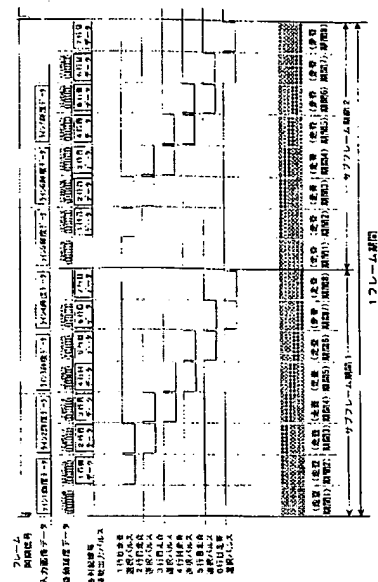
【図 4】



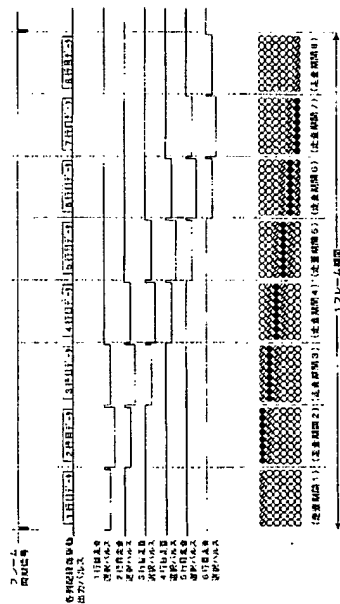
【 例 5 】



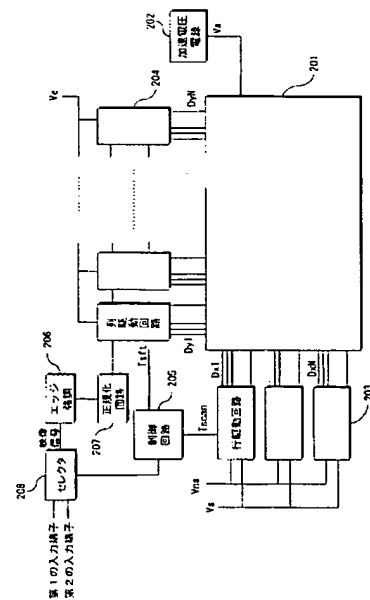
【 ㉞ 6 】



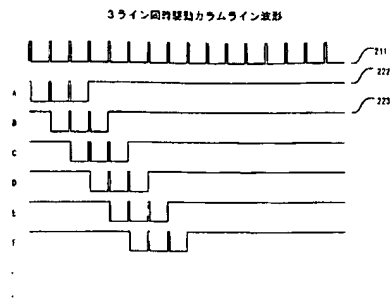
【 ㊦ 7 】



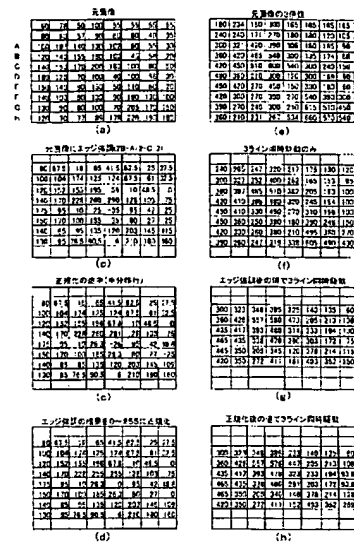
【 図 8 】



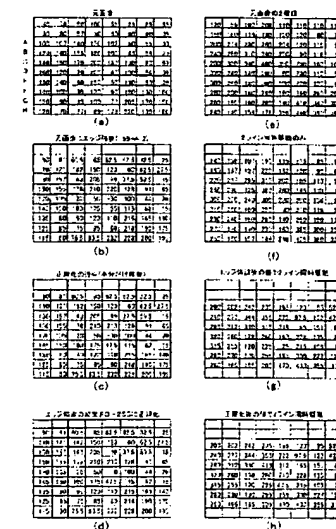
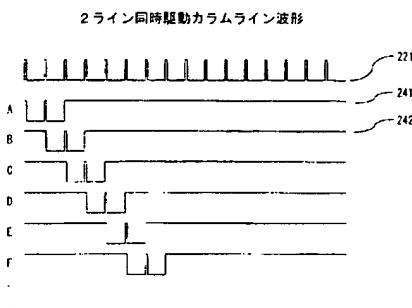
【 ㊦ 9 】



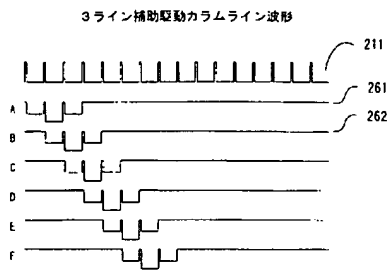
【 10 】



【 1 2 】



【図13】



【図14】

主回路									
60	74	58	100	53	33	55	33		
80	62	112	88	43	61	45	33		
A	100	103	116	130	102	85	30		
B	170	145	153	165	168	43	34	25	
C	145	156	170	176	183	102	85	30	
D	186	172	172	170	170	43	100	34	30
E	170	143	143	156	165	116	80	23	
F	145	153	165	178	183	102	170	90	
G	170	143	143	156	165	116	80	23	
H	170	143	143	156	165	116	80	23	

(a)

反回路の2番目									
170	143	143	156	165	116	110	110	110	110
180	162	174	180	170	172	80	10		
200	174	186	180	170	172	80	10		
240	174	186	180	170	172	80	10		
280	174	186	180	170	172	80	10		
320	174	186	180	170	172	80	10		
360	174	186	180	170	172	80	10		
400	174	186	180	170	172	80	10		
440	174	186	180	170	172	80	10		
480	174	186	180	170	172	80	10		

(b)

主回路の2番目									
60	74	58	100	53	33	55	33		
80	62	112	88	43	61	45	33		
100	103	116	130	102	85	30			
120	145	153	165	168	43	34	25		
140	156	170	176	183	102	85	30		
160	172	172	170	170	43	100	34	30	
180	143	143	156	165	116	80	23		
200	153	165	178	183	102	170	90		
220	143	143	156	165	116	80	23		
240	143	143	156	165	116	80	23		

(c)

主回路の3番目									
60	74	58	100	53	33	55	33		
80	62	112	88	43	61	45	33		
100	103	116	130	102	85	30			
120	145	153	165	168	43	34	25		
140	156	170	176	183	102	85	30		
160	172	172	170	170	43	100	34	30	
180	143	143	156	165	116	80	23		
200	153	165	178	183	102	170	90		
220	143	143	156	165	116	80	23		
240	143	143	156	165	116	80	23		

(d)

主回路の4番目									
60	74	58	100	53	33	55	33		
80	62	112	88	43	61	45	33		
100	103	116	130	102	85	30			
120	145	153	165	168	43	34	25		
140	156	170	176	183	102	85	30		
160	172	172	170	170	43	100	34	30	
180	143	143	156	165	116	80	23		
200	153	165	178	183	102	170	90		
220	143	143	156	165	116	80	23		
240	143	143	156	165	116	80	23		

(e)

主回路の5番目									
60	74	58	100	53	33	55	33		
80	62	112	88	43	61	45	33		
100	103	116	130	102	85	30			
120	145	153	165	168	43	34	25		
140	156	170	176	183	102	85	30		
160	172	172	170	170	43	100	34	30	
180	143	143	156	165	116	80	23		
200	153	165	178	183	102	170	90		
220	143	143	156	165	116	80	23		
240	143	143	156	165	116	80	23		

(f)

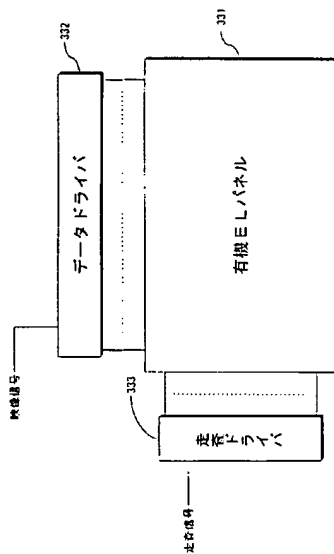
主回路の6番目									
60	74	58	100	53	33	55	33		
80	62	112	88	43	61	45	33		
100	103	116	130	102	85	30			
120	145	153	165	168	43	34	25		
140	156	170	176	183	102	85	30		
160	172	172	170	170	43	100	34	30	
180	143	143	156	165	116	80	23		
200	153	165	178	183	102	170	90		
220	143	143	156	165	116	80	23		
240	143	143	156	165	116	80	23		

(g)

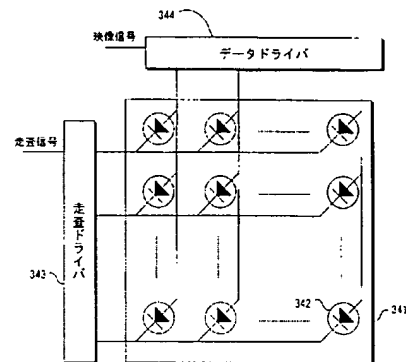
主回路の7番目									
60	74	58	100	53	33	55	33		
80	62	112	88	43	61	45	33		
100	103	116	130	102	85	30			
120	145	153	165	168	43	34	25		
140	156	170	176	183	102	85	30		
160	172	172	170	170	43	100	34	30	
180	143	143	156	165	116	80	23		
200	153	165	178	183	102	170	90		
220	143	143	156	165	116	80	23		
240	143	143	156	165	116	80	23		

(h)

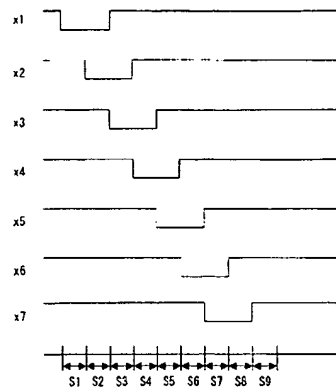
【図15】



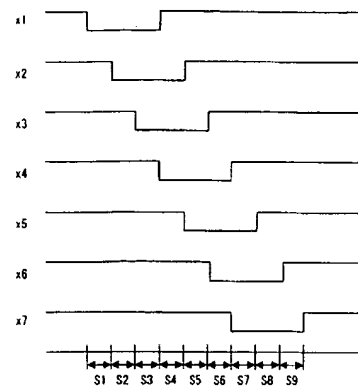
【図16】



【図 17】



【図 18】



フロントページの続き

(51)Int. Cl.⁷

F I

テーマコード (参考)

G 0 9 G	3/20	6 4 1 B
G 0 9 G	3/20	6 4 2 A
G 0 9 G	3/20	6 4 2 D
G 0 9 G	3/20	6 5 0 A
G 0 9 G	3/20	6 5 0 B
G 0 9 G	3/20	6 5 0 E
G 0 9 G	3/20	6 7 0 K
G 0 9 G	3/22	H
G 0 9 G	3/36	
H 0 4 N	5/66	B

(72)発明者 巽 栄作

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(72)発明者 森 真起子

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(72)発明者 安藤 宗棋

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(72)発明者 池田 武

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

Fターム(参考) 5C006 AA01 AA14 AA15 AC23 AF22 AF23 AF42 AF44 AF46 AF47
 AF50 AF51 AF53 AF73 BB15 BC03 BC12 BC13 BC16 BF14
 BF15 BF24 FA04 FA07 FA22 FA25 FA32 FA33 FA37 FA54
 FA56
 5C058 AA02 AA06 AA11 AA12 AA13 BA01 BA04 BA05 BB25
 5C080 AA05 AA06 AA07 AA10 AA18 BB05 BB06 DD03 DD05 DD07
 DD10 DD12 DD18 DD29 EE26 EE29 FF11 FF12 GG08 HH13
 JJ02 JJ04 JJ05 JJ07 KK43